دانشکده برق، کامپیوتر و فناوری های پیشرفته

گروه مهندسی برق الکترونیک

دستورکار آزمایشگاه الکترونیک ۳

تهیه کننده:

دکتر مرتضی موسی زاده

تاریخ تنظیم:

مهرماه ۱۴۰۳

فهرست مطالب:

۱- آزمایش ۱: طراحی مدارات چند طبقه و بررسی پاسخ فرکانسی آنها ۱

۲- آزمایش ۲: مقایسه مدارات CE و Coscode ۷

۳- آزمایش ۳: تقویت کننده دیفرانسیلی ۱۳

۵- آزمایش۵: تقویت کننده های فیدبک دار ۲۱

٦- آزمایش٦: کاربردهای آپ امپ ۳۱

۷- آزمایش۷: پاسخ فرکانسی طبقات توان (PA)..... ۳۷

۸- آزمایش۸: مبدل سیگنال های آنالوگ به دیجیتال و دیجیتال به آنالوگ ٤۳

۹- آزمایش۹: مدارهای محافظ..... ۵۳

۱۰- آزمایش۱۰ تنظیم کننده: ولتاژ خطی مجتمع متغییر و سوئیچینگ ٦۰

۱۱- آزمایش ۱۱: تنظیم کننده ولتاژ مجتمع خطی ٦۷

۱۲- آزمایش ۱۲: پاسخ فرکانسی تقویت کننده سرویس مشترک ۷٦

۱۳- آزمایش ۱۳: پاسخ فرکانسی تقویت کننده کاسکود BJT..... ۸۲

۱٤-آزمایش ۱٤: تحلیل فرکانسی تقویت کننده های عملیاتی ۹۰

آزمایش ۱

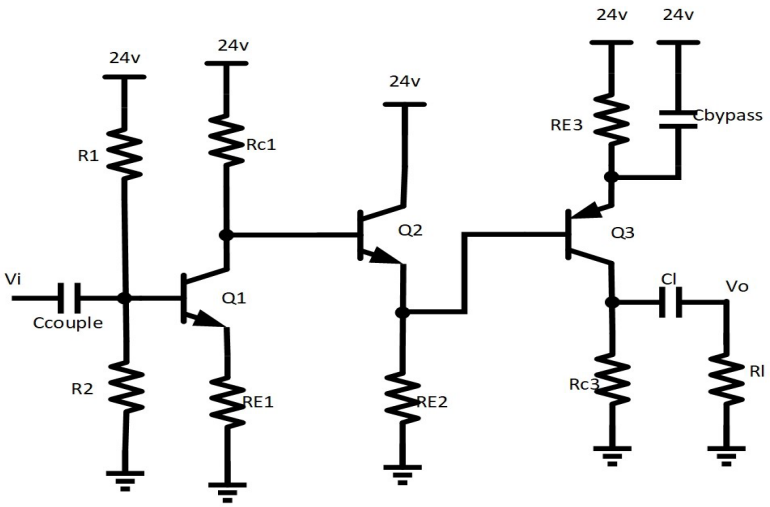
طراحی مدارات چند طبقه و بررسی پاسخ فرکانسی آن ها

مقدمه

مدارات تقویت کننده مقش مهمی در الکترونیک ایفا می‌کنند و به نوعی بحث قسمت اعظم مهندسان الکترونیک بر حوزه تقویت کنندگی متمرکز است. در این بین و طی بلوغ رشته الکترونیک، ساختارهای گوناگونی برای حصول بهره پیشنهاد شده است که یکی از ساده ترین راه ها استفاده از ساختارهای آبشاری یا اصطلاحا Cascade می‌باشد.

۱.۱ تئوری آزمایش

مدار در حالت کلی به صورت زیر می‌باشد که متشکل از طبقه تقویت کننده ورودی، بافر و تقویت کننده خروجی یا طبقه دوم بهره است. به دلیل اینکه دانشجویان عزیز با این



شکل ۱.۱: مدار کلی آزمایش ۱

مدارات از درس الکترونیک II آشنایی کافی دارند، در این آزمایش مباحث تئوری و طراحی بسیار به یکدیگر نزدیک هستند. این ساختار بالقوه توانایی دست یابی به بهره های زیاد را میسر می‌سازد و همانطور که خواهیم دید ما این مدار را برای بهره ۱۰۰۰ طراحی می‌کنیم زیرا بهره کل، از حاصل ضرب بهره تک تک طبقات به دست می‌آید. برای اندازه گیری Swing نیز در عمل، ورودی را افزایش می‌دهیم تا زمانی که برش در خروجی حاصل شود. مقدار دامنه خروجی قبل از برش مقدار Swing می‌باشد.

۲.۱ طراحی مدار

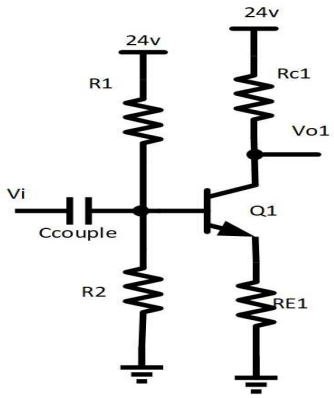
ابتدا از تقسیم بهره شروع می‌کنیم؛ به دلخواه بهره ۱۰۰۰ را به حاصلضرب دو بهره باحاصل نهائی ۱۰۰۰ تجزیه می‌کنیم که در اینجا مثلا از اعداد ایکس ایکس استفاده شده است که بایاس ترانزیستورها مطمئن باشد. می‌دانیم که مقاومت امیتر باعث تقویت بایاس مدار می‌شود و در اینجا از این تکنیک استفاده شده است. سپس یک جریان دلخواه با توجه به اینکه هیچ محدودیتی در مورد توان وجود ندارد، انتخاب می‌کنیم. در این مدار جریان ها به صورت ایکس ایکس انتخاب شده اند. سپس افت ولتاژ روی مقاومت های امیتر را تعیین می‌شود که به دلخواه است اما اگر این افت ولتاژ زیاد باشد Swing خروجی محدود می‌شود و اگر کم باشد بایاس نامطمئن خواهد بود. در این جا با توجه به محدودیت های عملی و جریان بایاس مقاومت ایکس را انتخاب می‌کنیم. سپس با توجه به بهره مقدار مقاومت کلکتور را بدست می‌آوریم. در این صورت داریم:

۱. برای بافر هم با توجه به اینکه گین نزدیک یک دارد، مقدار مقاومت امیتر را ایکس انتخاب می‌کنیم.

۲. با توجه به اینکه باید خازنها در فرکانس مطبوع اتصال کوتاه باشند، امپدانس آن ها را بسیار کوچکتر از مقاومت های گره آن ها در نظر می‌گیریم پس به صورت زیر مقادیر خازنها ایکس به دست می‌آید.

طبقه اول

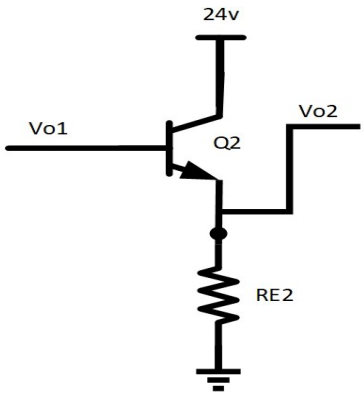
شماتیک طبقه اول به صورت زیر می‌باشد:



شکل ۲.۱: شماتیک طبقه اول

طبقه بافر

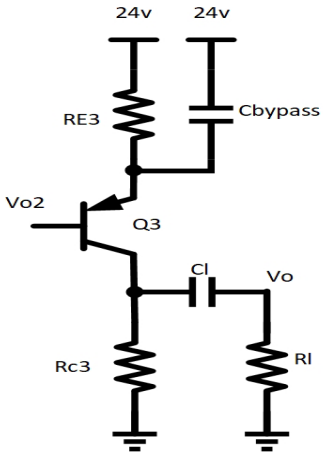
شماتیک طبقه بافر به صورت زیر می‌باشد:



شکل ۳.۱: شماتیک طبقه بافر

طبقه دوم

شماتیک طبقه دوم به صورت زیر می‌باشد:



شکل ٤.١: شماتیک طبقه دوم

۳.۱ شبیه سازی

مدارات خود را با استفاده از نرم افزار Hspice شبیه سازی کرده و موارد خواسته شده را انجام دهید. برای تقویت کننده طراحی شده خود تحلیل های زیر را انجام دهید.

۱.۳.۱ ابتدا ناحیه کاری ترانزیستور ها را بیابید.

۲.۳.۱ توان مصرفی تقویت کننده را بیابید.

برای مدار طراحی شده، مقادیر جریان ها، DC خروجی، CMR ورودی و Swing ورودی را بدست آورید.

۳.۳.۱ بهره را از روی نمودار مشخصه مدار محاسبه کنید.

٤.۳.۱ فرکانس قطع بالا و پایین مدار را بیابید.

۵.۳.۱ اثر تغییر V_{cc} به اندازه ۱۰٪ را روی مدار بدست آورید.

٦.۳.۱ به ازای ورودی سینوسی با دامنه ۱۰mV شکل موجهای خروجی را رسم کنید.

(تحلیل های زیر را با دستور ac. انجام دهید)

۷.۳.۱ پهنای باند تقویت کننده را بیابید

۸.۳.۱ مقدار بهره واحد را بیابید و فاز را در آن نقطه تعیین کنید.

۹.۳.۱ حاشیه فاز تقویت کننده را در صورت وجود بیابید

۱۰.۳.۱ پاسخ فرکانسی مدار را بدست آورید و محل قطب و صفر ها را مشخص کنید.

۱۱.۳.۱ مقدار خطی بودن دو مدار را با خروجی fft مقایسه کنید.

۱۲.۳.۱ با دستور Sweep مقدار V_{cc} را تغییر داده و تاثیر آنرا روی بهره بررسی کنید.

تحلیل زمانی برای تقویت کننده حلقه بسته خود با اعمال سینوسی با دامنه $1V$ به ورودی را انجام دهید و شکل موج خروجی را مشاهده کنید. آیا دامنه ورودی را می‌توان $5V$ در نظر گرفت؟ ماکزیمم دامنه ورودی و فرکانس سینوسی اعمالی چه مقدار می‌تواند باشد؟

۱۳.۳.۱ اعمال پالس مربعی با ماکزیمم دامنه محاسبه شده و در صورت امکان محاسبه حاشیه فاز و پهنای باند.

با اعمال سینوسی با دامنه مناسب به تقویت کننده open loop و closed loop کاری کنید که دامنه سینوسی خروجی در دو تقویت کننده با هم برابر باشد. از خروجی fft گرفته و مقدار SNR را دو حالت بدست آورید. مقدار حداکثر فرکانس مربعی اعمال شده به مدار را بیابید.

٤.١ مراحل آزمایش

۱. مقادیر DC را اندازه گیری کنید. (بدون اعمال سیگنال)

۲. با اعمال سیگنال ورودی، مقدار گین را اندازه گیری کنید.

۳. با تغییر دامنه ورودی و مشاهده سیگنال خروجی مقدار Swing را اندازه گیری کنید.

٤. فرکانس قطع بالا و قطع پایین را اندازه گیری کنید.

۵. با تغییر مقدار Supply به اندازه ٪۱۰، مقادیر اندازه گیری شده در قسمت های تا را مجدا اندازه گیری کنید.

۵.۱ سوالات

۱.۵.۱ تفاوت های شبیه سازی و اندازه گیری را توضیح دهید.

۲.۵.۱ اثر خازن بای پس را تصدیق کنید.

۳.۵.۱ توضیح دهید چرا از ترانزیستو PNP در طبقه دوم بهره استفاده شده است.

٤.۵.۱ علت استفاده از خازن کوپلاژ در خروجی پیست و چه اثری در تحلیل دارد؟ آیا از نظر زمانی مهم است؟

آزمایش ۲

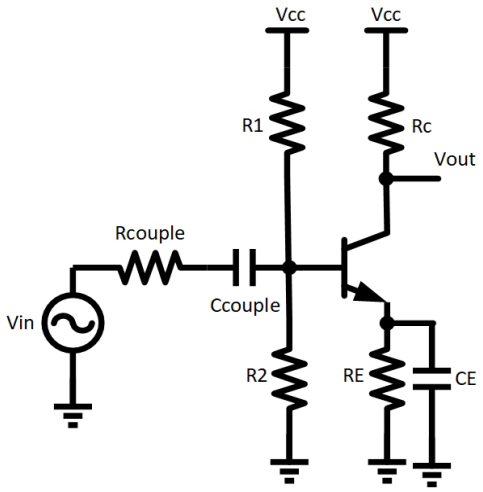
مقایسه مدارات CE و Cascode

مقدمه

مدارات تقویت کننده به دو صورت یک طبقه و چند طبقه طراحی می‌شوند که قوانین طراحی برای این دو نوع کمی متفاوت است؛ در تقویت کننده های یک طبقه کل بهره مسئله توسط یک طبقه حاصل می‌شود و این کار طراحی را متفاوت از وضعیت تقویت کننده های چند طبقه می‌نماید. در تقویت کننده های یک طبقه ساختارهای تقویت کنندگی یا به صورت امیتر مشترک یا به صورت بیس مشترک و یا به صورا کسکود می‌باشد.

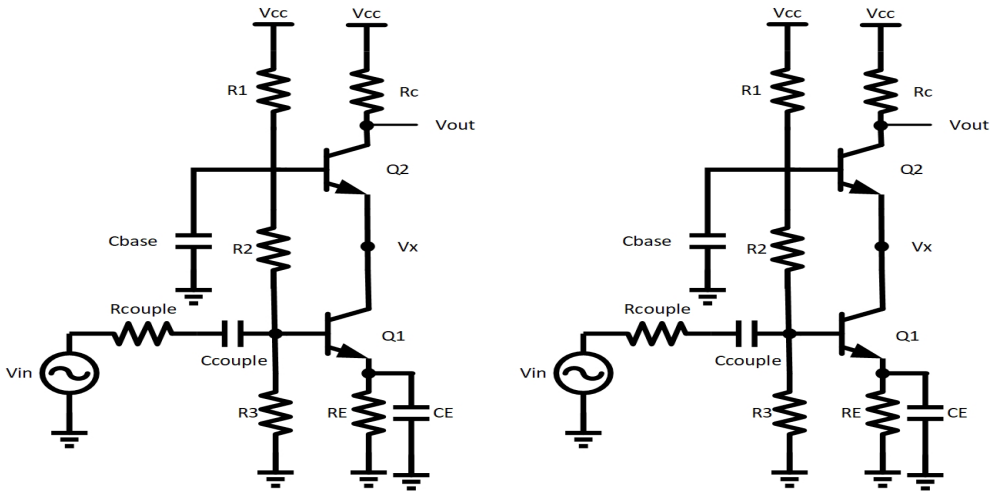
۱.۲ تئوری آزمایش

در مدارات امیتر مشترک، ورودی و خروجی نسبت به امیتر سنجیده می‌شود و ولتاژ ورودی در صورت تغییر نسبت به ولتاژ امیتر، باعث تغییر در فعالیت مدار می‌شود. در



شکل ۱.۲: شماتیک تقویت کننده .C.E

بیس مشترک بر عکس امیتر مشترک ورودی و خروجی نسبت به ولتاژ بیس سنجیده می‌شوند و تغییرات ولتاژ نسبت به بیس مهم می‌شود. در تقویت کننده کسکود اما کمی متفاوت است در اصل یک کسکود آمیخته ای از امیتر مشترک و بیس مشترک بوده که برای دستیابی به مزایای هر دو این ساختار پیشنهاد می‌شود. ساختار کسکود بالقوه



(ب) شماتیک تقویت کننده C.E.

(آ) شماتیک تقویت کننده Cascode

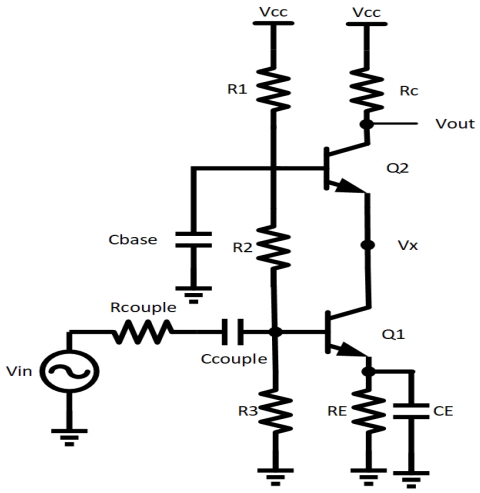
می‌تواند بهره بسیار بزرگتری را نسبت به همتایان بیس مشترک و امیتر مشترک خود بدست دهد؛ علاوه بر آن از نظر سرعت و فرکانس کاری، کسکود یک پله جلوتر از امیتر مشترک و تنها اندکی با بیس مشترک متفاوت است. مدار کسکود در اکثر مدارات امروزی و خصوصا مدرن بکار گرفته می‌شود و کاربرد های فراوانی دارد.

۲.۲ طراحی مدار

مدارات تقویت کننده یک طبقه در کلاس های امیتر مشترک و کسکود بحث اصلی در این آزمایش است. همانند آزمایشات قبلی از مدار بایاس این تقویت کننده ها شروع می‌کنیم. برای اطمینان از بایاس و داشتن بهره مطلوب از مقاومت degeneration و خازن bypass استفاده می‌کنیم و بایاس بیس را طوری انجام می‌دهیم که شرایط بایاس نسبت به PVT تغییرات اندکی داشته باشد که در اینصورت ساختارهای زیر پیشنهاد می‌شوند.

با در نظر گرفتن نسبت ۱ به ایکس برای جریان شاخه بایاس نسبت به جریان های بیس و بایاس کردن مدار در حالت Swing ماکزیمم و در نظر گرفتن جریان بیس به دست می‌آوریم:

برای اطلاع از نحوه محاسبه مقاومت ها در مورد مدار کسکود به صورت زیر عمل



شکل ۲.۲: شماتیک تقویت کننده Cascode

می‌کنیم: ولتاژ بیس Q_1 برابر ایکس و ولتاژ بیس Q_2 در شرایط ایکس حداکثر برابر با ایکس است. پس با در نظر گرفتن نسبت جریان و تقسیم مقاومت و صرف نظر از جریان بیس ترانزیستورها داریم: برای اینکه مدار به درستی بایاس شود و ورودی مطلوب به تقویت کننده برسد باید امپدانس خازنها در فرکانس مطلوب بسیار کم باشد اما یک حد نسبی برای این کار وجود دارد که امپدانس خازن در گره مورد نظر کمتر از مقاومت های گره باشد در این صورت داریم :

$$|\frac{1}{C\omega}| >> R_{eq} \qquad (۱.۲)$$

و با این شرط حدود خازن به صورت زیر به دست می‌آید که با توجه به آن خازن استاندارد را انتخاب می‌کنیم.

۳.۲ شبیه سازی

مدارات خود را با استفاده از نرم افزار Hspice شبیه سازی کرده و موارد خواسته شده را انجام دهید. برای تقویت کننده طراحی شده خود تحلیل های زیر را انجام دهید.

۱.۳.۲ ابتدا ناحیه کاری ترانزیستور ها را بیابید.

۲.۳.۲ توان مصرفی تقویت کننده را بیابید.

برای هر مدار طراحی شده، مقادیر جریان ها، DC خروجی، CMR ورودی و Swing ورودی را بدست آورید.

۳.۳.۲ بهره را از روی نمودار مشخصه مدار محاسبه کنید.

٤.۳.۲ بهره مدار را با تحلیل گذرا تصدیق کنید.

۵.۳.۲ به ازای ورودی سینوسی با دامنه ۱۰mV شکل موجهای خروجی را رسم کنید.

(تحلیل های زیر را با دستور ac. انجام دهید)

۱. پهنای باند تقویت کننده را بیابید.

۲. مقدار بهره واحد را بیابید و فاز را در آن نقطه تعیین کنید.

۳. حاشیه فاز تقویت کننده را در صورت وجود بیابید.

٤. پاسخ فرکانسی مدار را بدست آورید و محل قطب و صفر ها را مشخص کنید.

٦.۳.۲ مقدار خطی بودن دو مدار را با خروجی fft مقایسه کنید.

۷.۳.۲ با دستور Sweep مقدار V_{cc} را تغییر داده و تاثیر آنرا روی بهره بررسی کنید.

تحلیل زمانی برای تقویت کننده حلقه بسته خود با اعمال سینوسی با دامنه ۱V به ورودی را انجام دهید و شکل موج خروجی را مشاهده کنید. آیا دامنه ورودی را می‌توان ۵V در نظر گرفت؟ ماکزیمم دامنه ورودی و فرکانس سینوسی اعمالی چه مقدار می‌تواند باشد؟

۸.۳.۲ اعمال پالس مربعی با ماکزیمم دامنه محاسبه شده و در صورت امکان محاسبه حاشیه فاز و پهنای باند.

با اعمال سینوسی با دامنه مناسب به تقویت کننده open loop و closed loop کاری کنید که دامنه سینوسی خروجی در دو تقویت کننده با هم برابر باشد. از خروجی fft گرفته مقدار SNR را دو حالت بدست آورید. مقدار حداکثر فرکانس مربعی اعمال شده به مدار را بیابید.

٤.٢ مراحل آزمایش

١.٤.٢ نقاط کار ترانزیستورها را اندازه گیری کنید.

٢.٤.٢ مقداز گین را برای هر دو مدار به دست آورید.

٣.٤.٢ پاسخ فرکانس دو مدار را به دست آورده و با هم مقایسه کنید.

٤.٤.٢ در تقویت کننده Cascode مقدار گین $\frac{V_o}{V_x}$ را اندازه گیری کنید.

٥.٢ سوالات

١.٥.٢ کدام مدار را پیشنهاد می دهید؟ چرا؟

٢.٥.٢ در تقویت کننده Cascode مقدار گین $\frac{V_o}{V_x}$ را محاسبه کنید.

٣.٥.٢ اگر بار هر کدام از مدارات به بار فعال تغییر پیدا کند چه تغییری در پارامترهای خواسته شده رخ خواهد داد. با یک مثال نشان دهید. (شبیه سازی)

٤.٥.٢ می دانیم که خازن کوپلاژ یک صفر ایجاد می کند با توجه به خاصیت GBW در مدارات، آیا امکان دارد با تغییر جای صفر (مقدار خازن) مقدار بهره افزایش یابد؟ توضیح دهید.

٥.٥.٢ تطبیق امپدانسی کدام مدار بهتر است؟

آزمایش ۳

تقویت کننده دیفرانسیلی (Differential Amp.)

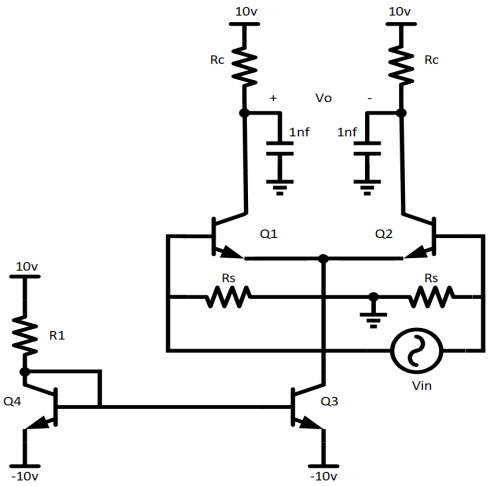
مقدمه

ساختار دیفرانسیلی، از جمله معروف ترین و پر استفاده ترین ساختارهای الکترونیک است. این ساختار دارای خواص مداری بسیار زیادی است که در طراحی های الکترونیک می‌توان از آن ها بهره گیری کرد. از جمله این خواص خاصیت حذف حالت مشترک است که بسیار برای حذف نویز مشترک استفاده می‌شود. علاوه بر آن خطی بودن این مدار بسیار بهتر از همتایان خود (در بهره ثابت) است. این مدار برای عملکرد صحیح نیاز به یک جریان ثابت برای بایاس دارد. این جریان بایاس توسط یک منبع جریان که آن هم از عناصر مهم مداری در مهندسی الکترونیک محسوب می شود، ساخته شده است. پس تسلط به مباحث عملی و تئوری این مدارات از جمله پیش نیازهای مهارتی هر مهندس الکترونیک بوده است.

۱.۳ تئوری آزمایش

مدارات دیفرانسیلی دارای بهره یکسان با مدارات امیتر مشترک و بیس مشترک هستند ولی خواص بسیار بیشتری نسبت به دو ساختار قبلی دارند. در این مدارات بایاس با استفاده از جریان دم و ولتاژ مشترک ورودی انجام می‌شود. این ولتاژ در حالت ایده‌آل تاثیری در عملکرد مدار ندارد حال آنکه در عمل این گونه نیست و این ولتاژ یک پارامتر مهم به شمار می‌رود. این مدار در حالت ورودی دیفرانسیلی (DC برابر و ac با ۱۸۰ اختلاف) مانند مدار امیتر مشترک عمل کرده و در حالت ورودی مشترک مانند مدار امیتر مشترک با مقاومت امیتر است که بهره بسیار کمی دارد. علت این امر این است که در حالت دیفرانسیلی امیتر دو ترانزیستور از لحاظ ac هیچ تغییری نمی‌کند و در ولتاژ ثابت باقی می‌ماند. این عملکرد تاثیر بسزایی در طراحی های مدارات الکترونیک با استفاده از مدار گذاشت و نوآوری های فراوانی را به ارمغان آورده است. منابع جریان به

کار رفته در این مدار نیز از نوع ساده است که با مقاومت $R_۱$ بایاس شده اند و این مقاومت تعیین کننده مقدار جریان عبوری می‌باشد اما منبع جریان به کار رفته از نظر PVT کیفیت آنچنانی ندارد.



شکل ۱.۳: شماتیک تقویت کننده Differential

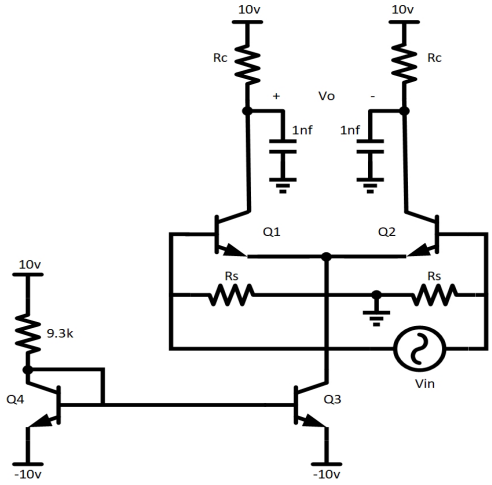
مقاومت های امیتر که در اینجا نشان داده نشده‌اند وظیفه افزایش بازه خطی تقویت کننده را بر عهده دارند و این محدوده را افزایش می‌دهند و علاوه بر آن باعث کاهش بهره دیفرانسیلی مدار می‌شوند. این افزایش از هر طرف در نمودار برابر IR_E می‌باشد.

۲.۳ طراحی مدار

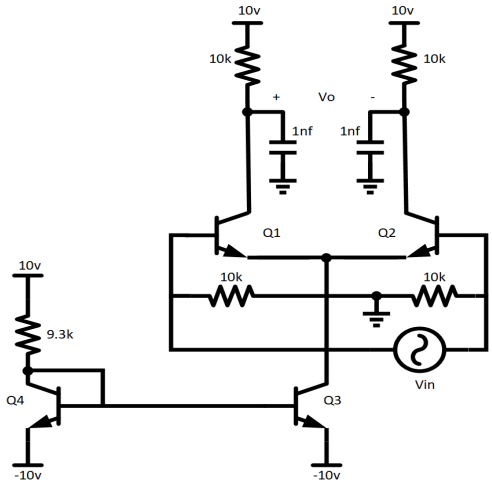
مدار را طوری طراحی می‌کنیم که جریان گذرنده از هر یک از ترانزیستوهای $Q_۱$ و $Q_۲$ mA ۱ باشد: مقدار DC خروجی را روی صفر ولت قرار داده و بهره دیفرانسیلی را مقدار ٤۰۰ قرار می‌دهیم. مقدار مقاومت های R_S را طوری انتخاب می‌کنیم که بازه CM معقول بدست آید.

با اضافه کردن مقاومت های degeneration ، $R_{e۱}$ و $R_{e۲}$ با مقادیر Ω ۱۰۰ به امیتر ترانزیستورها مراحل طراحی را دوباره طی کنید. با اضافه کردن مقاومت امیتر به منابع جریان، جریان بایاس را به mA ۵ افزایش داده و مقدار DC خروجی را ثابت نگه دارید و مراحل را مجددا طی کنید.

نکته ۱ این تغییرات را طی مراحل جداگانه انجام دهید.



شکل ۲.۳: شماتیک تقویت کننده Differential با منبع جریان ۱ mA



شکل ۳.۳: شماتیک تقویت کننده Differential مورد نظر

۳.۳ شبیه سازی

مدارات خود را با استفاده از نرم افزار Hspice شبیه سازی کرده و موارد خواسته شده را انجام دهید. برای تقویت کننده طراحی شده خود تحلیل های زیر را انجام دهید.

۱.۳.۳ ابتدا ناحیه کاری ترانزیستور ها را بیابید.

۲.۳.۳ توان مصرفی تقویت کننده را بیابید.

۳.۳.۳ تحلیل فرکانسی تقویت کننده را انجام دهید و با استفاده از نتایج تحلیل خود موارد زیر را محاسبه کنید.

برای هر مدار طراحی شده، مقادیر جریان ها، DC خروجی، رنج CM ورودی و Swing ورودی را بدست آورید.

٤.۳.۳ پهنای باند تقویت کننده را بیابید

۵.۳.۳ گین مدار را با استفاده از تحلیل DC بدست آورید.

٦.۳.۳ مقدار بهره واحد را بیابید و فاز را در آن نقطه تعیین کنید.

۷.۳.۳ پاسخ فرکانسی مدار را بدست آورید.

۸.۳.۳ به ازای ورودی سینوسی ۱۰mV شکل موجهای خروجی رارسم کرده و مقدار بهره را بدست آورید.

۹.۳.۳ با دستور Sweep مقدار V_{cc} را تغییر داده و تاثیر آنرا روی بهره بررسی کنید.

(تحلیل های زیر را با دستور ac. انجام دهید)

۱۰.۳.۳ پهنای باند تقویت کننده را بیابید.

۱۱.۳.۳ حاشیه فاز تقویت کننده را در صورت وجود محاسبه کنید.

تحلیل زمانی برای تقویت کننده حلقه بسته خود با اعمال سینوسی با دامنه ۱V به ورودی را انجام دهید و شکل موج خروجی را مشاهده کنید. آیا دامنه ورودی را می‌توان ۵V در نظر گرفت؟ ماکزیمم دامنه ورودی و فرکانس سینوسی اعمالی چه مقدار می‌تواند باشد؟

۱۲.۳.۳ اعمال پالس مربعی با ماکزیمم دامنه محاسبه شده و در صورت امکان محاسبه حاشیه فاز و پهنای باند.

با اعمال سینوسی با دامنه مناسب به تقویت کننده open loop و closed loop کاری کنید که دامنه سینوسی خروجی در دو تقویت مننده با هم برابر باشد. از خروجی fft گرفته مقدار SNR در دو حالت را بدست آورید. مقدار حداکثر فرکانس مربعی اعمال شده به مدار را بیابید.

٤.٣ مراحل آزمایش

۱. مقدار جریانها، DC خروجی، رنج CM ورودی و CMRR را محاسبه کنید.

۲. پاسخ فرکانسی مدار را روی اسیلوسکوپ نمایش داده و از روی آن بهره مدار، پهنای باند، فرکانس بهره واحد و حاشیه فاز به ازای فیدبک واحد را محاسبه کنید. (آیا توانایی این کار را دارید؟ در گزارشکار خود بنویسید.)

۳. به ازای ورودی سینوسی با دامنه ۱۰ mV ، ۷۵ mV و ۲۰۰ mV شکل موج خروجی را رسم کنید. از روی شکل موجها مقدار گین را محاسبه کنید. سعی کنید مشکل موجها را توجیه کنید.

٤. مقدار CM ورودی را تغییر داده و اثر آن را بر روی گین بررسی کنید. تغییرات گین با CM ورودی را بررسی کنید.

۵. با اضافه کردن مقاومت های ۱۰۰ Ω به امیتر ترانزیستورهای Q_1 و Q_2 مراحل ۱ تا ٤ را تکرار کنید.

٦. با اضافه کردن مقاومت هایی به امیتر ترانزیستورهای Q_3 و Q_4 سعی کنید جریان بایاس را به ۵ mA افزایش دهید و مراحل ۱ تا ٤ را در این حالت تکرار کنید.

۵.۳ سوالات

۱.۵.۳ در توان ثابت عملکرد این مدار را با همتایان امیتر مشترک خود مقایسه کنید.

۲.۵.۳ ساختار دیگری برای کنترل جریان پیشنهاد دهید.

۳.۵.۳ بهره را از امیتر ترانزیستورها به خروجی محاسبه کنید.

٤.۵.۳ نقش خازنهای bypass را توضیح دهید.

۵.۵.۳ بازه خطی بودن این ساختار را از روی شکل شبیه سازی شده حدس بزنید.

٦.۵.۳ چرا در بهره ثابت این مدار نسبت به همتایان خود مورد مقایسه قرار گرفته است؟ اهمیت بهره در این مقایسه چیست؟

آزمایش ۵

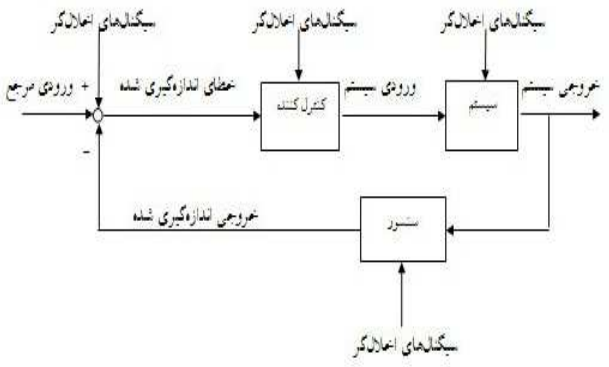
تقویت کننده های فیدبک دار

مقدمه

امروزه در الکترونیک مدرن نیاز به تقویت کننده هایی با گین بسیار دقیق و با مقادیر ثابت داریم دلیل این امر وابستگی مقادیر گین مدار به PVT است. به منظور رفع این مشکل در مدارات الکترونیک امروزی که از دقت و عملکرد بالایی برخوردار می‌باشد از فیدبک استفاده می‌شود تا حساسیت مدار به PVT کاهش یابد.

۱.۵ تئوری آزمایش

گفتیم فیدبک خواص مدار را از جمله حساسیت و دقت بهبود می‌بخشد علت افزایش در دقت این است که با توجه به محاسبات انجام شده در مورد فیدبک مشاهده می‌شود بهره بلوک اصلی بر بهره حلقه سیستم تقسیم شده است این بدان معنی است که اگر بهره سیستم اصلی تغییراتی داشته باشد تغییرات بهره سیستم کلی (حلقه بسته) یا به طور کلی خروجی نسبت به ورودی شاهد نوسانات و تغییرات کمتری خواهد بود که در این صورت سیستم نسبت به تغییرات بهره سیستم اصلی از حساسیت کمتری برخوردار است و با تغییرات آن، تغییرات آهسته تری را به نمایش می‌گذارد که در این صورت می‌گوییم خطای سیستم نسبت به تغییرات محیط بهبود یافته است.



شکل ۱.۵: سیستم فیدبک دار

$$s_o = G \times s_e \qquad (۱.۵)$$

$$s_e = s_i - s_f \qquad (۲.۵)$$

$$s_f = F \times s_o \qquad (۳.۵)$$

$$s_o = \frac{G}{۱ + GF} \times s_i \qquad (٤.۵)$$

$$s_e = \frac{۱}{۱ + GF} \times s_i \qquad (۵.۵)$$

$$s_f = \frac{GF}{۱ + GF} \times s_i \qquad (٦.۵)$$

قبل از فیدبک:

$$A(s) = \frac{a}{۱ + \frac{s}{p_۱}} \qquad (۷.۵)$$

بعد از فیدبک:

$$T = GF \qquad (۸.۵)$$

$$A(s) = \frac{a}{۱ + aF + \frac{s}{p_۱}} \tag{۹.۵}$$

$$A(s) = \frac{\frac{a}{۱+aF}}{۱ + \frac{s}{(۱+aF)p_۱}} \tag{۱۰.۵}$$

در مورد پهنای باند همانطور که از محاسبات هم مشخص است برای سیستم تک قطبی و با توجه به ساختار سیستم فیدبک کلی می‌توان نتیجه گیری کرد که پهنای باند با ضریب $(۱ + T)$ افزایش یافته اما توجه شود که این افزایش پهنای باند به بهای از دست رفتن بهره سیستم است. فیدبک منفی همچنین باعث تغییر امپدانس های ورودی و خروجی سیستم نیز می‌شود و آنرا همواره به نفع ما تغییر می‌دهد چون فیدبک منفی به سمت ایده آل پیش می‌رود. سیستم فیدبک دار همچنین خطینگی بیشتری نسبت به سیستم بدون فیدبک دارد زیرا تغییرات به شدت کمتر می‌شود. شبکه فیدبک در اکثر موارد هیچ تاثیری بر روی نویز مدار ندارد و گاها اگر مدار دارای نویز بوده و فیدبک از نوع به خصوصی (مثلا جریان ولتاژ) باشد حتی ممکن است که نویز کل مدار به شدت و به طرز غافلگیر کننده‌ای زیاد باشد. (با توجه به نوع سیگنال حلقه فیدبک های متفاوت با خواص متفاوت وجود دارد.) در عمل چهار نوع فیدبک وجود دارد که عبارتند از :

۱.۱.۵ ولتاژ ولتاژ

۲.۱.۵ ولتاژ جریان

۳.۱.۵ جریان ولتاژ

٤.۱.۵ جریان جریان

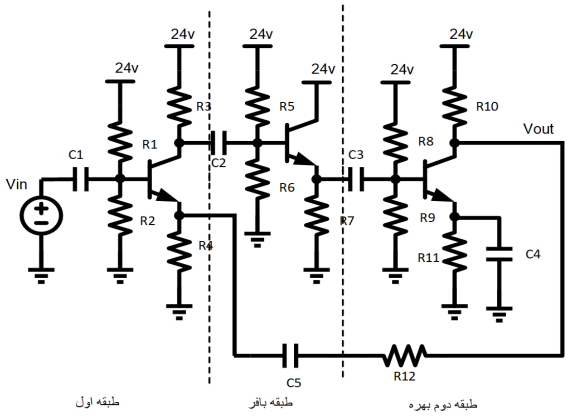
در این آزمایش ما از فیدبک ولتاژ ولتاژ استفاده می‌کنیم بنابراین به توضیح مختصری از آن اکتفا می‌کنیم. این آرایش ولتاژ خروجی را حس کرده. یک سیگنال ولتاژ را به ورودی بر می‌گرداند؛ با استفاده از نمایش شکل می‌بینیم که شبکه فیدبک با خروجی موازی و با ورودی سری می‌شود به امپدانس ورودی در حالت ایده آل به نهایت و امپدانس خروجی صفر می‌شود. بهره حلقه بسته $(۱ + T)$ است. این نکته خالی از لطف نیست که تقویت کننده ها بر دو نوع DC Coupled و ac coupled هستند که نوع اول مقادیر DC جدا در هر طبقه از آرایش خود اتخاذ کرده و در مواقع طراحی دست طراح در انتخاب مقادیر DC آزادتر است و در نوع دوم DC طبقات به یک دیگر وابسته است و تغییرا ت در مدار انتشار می‌یابد پس باید توجه بیشتری اتخاذ شود . در طراحی DC Coupled توجه به DC مدار بیشتر حائظ اهمیت است اما در مورد مدارات هر دو مهم هستند و حتی طراحی DC مهمتر از ac است.

حاشیه فاز: که عبارت است از مقدار پسفازی لازم در فرکانس عبور بهره، برای قرار دادن سیستم در مرز ناپایداری.

SNR: نسبت توان سیگنال به توان نویز را گویند که پارامتر بسیار مهمی در طراحی امروزه است.

۲.۵ طراحی مدار

شمای کلی مدار به صورت زیر می‌باشد که دارای دو طبقه بهره و یک طبقه بافر می‌باشد. از دو طبقه استفاده شده تا بهره به میزان خواسته شده برسد و بافر نیز برای جلوگیری از اثر بار گذاری بکار رفته است. با توجه با اینکه عمده ناخطینگی سیگنال خروجی مربوط



شکل ۲.۵: شماتیک مطلوب

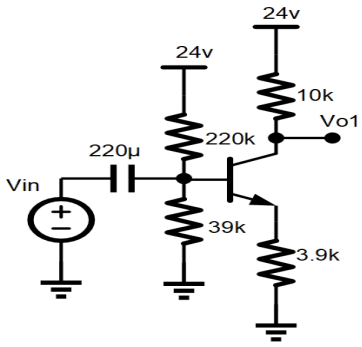
به طبقه اول بهره است لذا معمولا و در طراحی عملی بهره طبقه ورودی کمتر در نظر گرفته می‌شود. برای طبقه اول بهره ۳ و برای طبقه دوم بهره ۳۳۰ را در نظر می‌گیریم که در این صورت بهره کل برابر ۹۹۰ که بسیار نزدیک به ۱۰۰۰ است می‌شود.

پس جریان ها را به دلخواه به این صورت انتخاب می‌کنیم:

$$I_{C۱} = 0.8mA\ ,\ I_{C۲} = 0.85mA\ ,\ I_{C۳} = 1mA \qquad (۱۱.۵)$$

۱.۲.۵ طبقه اول

برای طبقه اول داریم: با توجه به اینکه می‌خواهیم بایاس این طبقه بایاس مطمئنی باشد، و این طبقه بخاطر اینکه در ورودی تقویت کننده است، نویز کمی داشته باشد؛ مقاومت امیتر آن را بزرگ در نظر می‌گیریم به عنوان مثال در نظر گرفتن $۳\ V$ برای امیتر با توجه به منبع تغذیه انتخاب معقولی به نظر می‌رسد که به دست می‌دهد: $V_e = ۳V$ برای پایه بیس ترانزیستور $Q_۱$ داریم: ۳.۳٤ (در اینجا محدودیت توان نداریم).



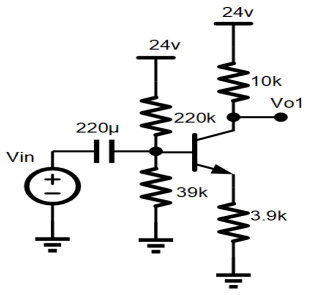
شکل ۳.۵: شماتیک طبقه اول

در این صورت با توجه به اینکه باید جریان گذرنده از شاخه مقاومت های بایاس بسیار بزرگتر از جریان گذرنده از بیس ترانزیستور باشد، جریان را به نسبت ۱ به ۱۰۰ انتخاب می‌کنیم و با محاسبات بدست می‌آید: $R_۱ + R_۲ = ۳۰۰\ k$ توجه داشته باشیم که باید از مقادیر استاندارد استفاده کنیم . حال برای دست یابی به بهره ۳ باید مقاومت ها را به صورت زیر انتخاب کنیم.

(۱۲.۵)

$$R_۱ = 220k\,, R_۲ = 39k\,, R_۳ = 10k\,, R_٤ = 3.3k\,, R_٥ = 220k\,, R_٦ = 180k\,,$$

$$R_۷ = 12k\,, R_۸ = 220k\,, R_۹ = 180k\,, R_{۱۰} = 10k\,, R_{۱۱} = 1k \quad (۱۳.۵)$$



شکل ٤.۵: شماتیک طبقه اول با مقادیر محاسبه شده

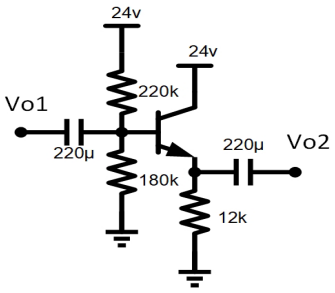
که بدست می‌دهد:

$$g_{m1} = 0.3mS \quad (۱٤.۵)$$

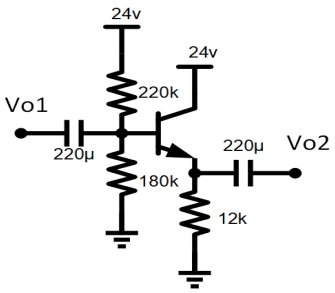
۲.۲.۵ طبقه بافر

برای طبقه بافر جریان را کلکتور را کمی بیشتر از جریان طبقه اول در نظر گرفته و برای اطمینان از صحت بایاس مقاومت امیتر رادر نظر می‌گیریم. در این صورت بهره مقدار

۰.۹۹۶ خواهد بود.



شکل ۵.۵: شماتیک طبقه بافر

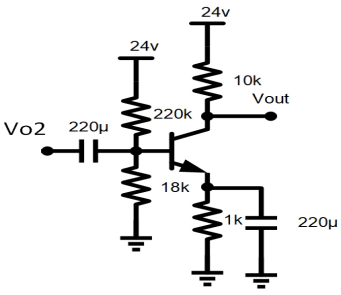


شکل ٦.۵: شماتیک طبقه بافر با مقادیر محاسبه شده

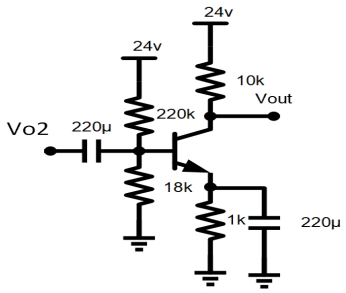
۳.۲.۵ طبقه دوم

برای طبقه دوم چون بایاس این طبقه از اهمیت کمتری برخوردار است از مقاومت ۱k برای امیتر ترانزیستور استفاده می‌کنیم (برای حصول بهره آنرا با یک خازن بای پس می‌کنیم.) با طی مراحل طراحی مشابه طبقه اول، مقادیر به این صورت بدست می آیند:

$$g_{m3} = 33.2\text{mS} \qquad (۱۵.۵)$$



شکل ۷.۵: شماتیک طبقه دوم

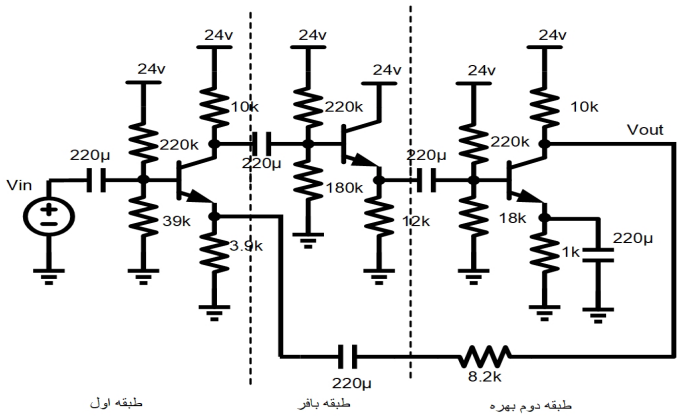


شکل ۸.۵: شماتیک طبقه دوم با مقادیر محاسبه شده

و بهره کلی به صورت:

$$A_v = 0.3\text{mS} \times 9\text{k}\Omega \times 0.996 \times 33.2\text{mS} \times 10\text{k}\Omega = 892.8 \quad (۱۶.۵)$$

است. شکل کلی مدار نیز به این ترتیب می‌باشد:



شکل ۹.۵: مدار آزمایش ۵ به صورت یکجا

۳.۵ شبیه سازی

مدار طراحی شده را در نرم افزار Hspice شبیه سازی کرده و موارد خواسته شده را انجام دهید. برای تقویت کننده طراحی شده خود تحلیل های زیر را انجام دهید.

۱.۳.۵ ابتدا ناحیه کاری ترانزیستور ها را بیابید.

۲.۳.۵ توان مصرفی تقویت کننده را بیابید.

۳.۳.۵ تحلیل فرکانس ی تقویت کننده های open loop و closed loop را انجام دهید و با استفاده از نتایج تحلیل خود موارد زیر را محاسبه کنید. (تحلیل های زیر را با دستور ac. انجام دهید)

۱. دقت گین closed loop

۲. پهنای باند هر دو نوع تقویت کننده

۳. حاشیه فاز تقویت کننده closed loop

تحلیل زمانی برای تقویت کننده حلقه بسته خود با اعمال سینوسی با دامنه ۱V به ورودی را انجام دهید و شکل موج خروجی را مشاهده کنید. آیا دامنه ورودی را می‌توان ۵V در نظر گرفت؟ ماکزیمم دامنه ورودی و فرکانس سینوسی اعمالی چه مقدار می‌تواند باشد؟

۴.۳.۵ اعمال پالس مربعی با ماکزیمم دامنه محاسبه شده و در صورت امکان محاسبه حاشیه فاز و پهنای باند.

با اعمال سینوسی با دامنه مناسب به تقویت کننده open loop و closed loop کاری کنید که دامنه سینوسی خروجی در دو تقویت مننده با هم برابر باشد. از خروجی fft گرفته مقدار SNR در دو حالت را بدست آورید. مقدار حداکثر فرکانس مربعی اعمال شده به مدار را بیابید.

۴.۵ مراحل آزمایش

۱.۴.۵ مدار را با مقادیر طراحی شده ببندید و نقطه کار ترانزیستور ها را بیابید.

۲.۴.۵ فرکانس سیگنال ژنراتور را روی ایکس تنظیم کنید. دامنه آنرا تا حد امکان زیاد کنید به شرطی که خروجی سینوسی باقی بماند.

۳.۴.۵ با استفاده از امکانات آزمایشگاه، تحلیل فرکانسی تقویت کننده های open loop و closed loop را انجام دهید و موارد زیر را اندازه گیری کنید.

۱. دقت گین closed loop را بیابید.

۲. پهنای باند تقویت کننده را اندازه بگیرید.

۳. حاشیه فاز تقویت کننده closed loop را اندازه گیری نمائید.

٤.٤.٥ اعمال پالس مربعی با ماکزیمم دامنه محاسبه شده در قسمت قبل و مشاهده خروجی تقویت کننده حلقه بسته.

٥.٤.٥ با اعمال سینوسی با دامنه مناسب به تقویت کننده open loop و closed loop کاری کنید که دامنه سینوسی خروجی در دو تقویت کننده با هم برابر باشد. از خروجی fft گرفته مقدار SNR در دو حالت را بدست آورید.

٦.٤.٥ مقدار حداکثر فرکانس مربعی اعمال شده به مدار را بیابید.

٧.٤.٥ تحلیل زمانی برای تقویت کننده حلقه بسته خود با اعمال سینوسی با دامنه ١v به ورودی را انجام دهید و شکل موج خروجی را مشاهده کنید.

۵.۵ سوالات

۱.۵.۵ مقدار SNR ورودی چه مقدار می باشد؟

۲.۵.۵ در صوذتی که با این تقویت کننده بخواهیم گین ۸ ببندیم، دقت گین، پهنای باند، حاشیه فاز، SNR و Linearity چه تفاوتی با گین ٤ دارد؟

۳.۵.۵ حداکثر فرکانس مربعی اعمال شده چه مقدار می‌تواند باشد؟ از روی شکل موج خروجی می‌توان حاشیه فاز و پهنای باند تقویت کننده حلقه بسته را اندازه گیری کرد یا نه؟

٤.۵.۵ فیدبک به غیر از پارامتر های گفته شده روی چه پارامتر های دیگری اثر می‌گذارد؟

۵.۵.۵ در صورتی که فیدبک به صورت اشتباه به مدار اعمال شود چه حالت هایی رخ می‌دهد؟ مشخصه ورودی خروجی را در صورتی که مدار درست طراحی شده باشد (فیدبک مثبت) بدست آورید.

٦.۵.۵ در چه صورتی می‌توان مدارات ac coupled در داخل IC طراحی استفاده کرد؟ آیا این مدارات امروزه کاربرد دارند؟

آزمایش ٦

کاربرد های (Op Amp)

مقدمه

از زمان اختراع آپ امپ تا به امروز، تغییرات و پیشرفت های بسیاری در زمینه طراحی و تولید آپ امپ ها صورت گرفته است. آپ امپ ها در مقیاس های متفاوتی طراحی و تولید می‌شوند که می‌تواند بین چند ترانزیستور تا چند صد ترانزیستور باشد. آپ امپ ها در گذشته جزء جدایی ناپذیر کامپیوترهای آنالوگ بوده اند و در تمام عملیات ریاضی از آنها استفاده می‌شد با گذشت زمان و با توجه به ماهیت آن ها و اینکه بیشتر برای پیاده سازی عملیات ریاضی به کار می‌رفته اند، نام آپ امپ را به خود اختصاص دادند. امروزه اهمیت آپ امپ و کاربردهای آن به حدی زیاد است که جمع کثیری، آن را جزء المان های مداری به حساب می‌آورند. در این بین آپ امپ ٧٤١ جزء آپ امپ های محبوب جهت آشنایی ابتدایی دانشجویان با دروس الکترونیک ٣ و فرایند تحلیل و طراحی یک آپ امپ واقعی می‌باشد.

١.٦ تئوری آزمایش

آپ امپ از المان های مداری است که کاربردهای فراوان در مدارات روزمره دارد برای طراحی و تحلیل مدارات آپ امپ دانستن چند نکته مهم می‌نماید:

١.١.٦ جریان ورودی هر دو پایه آپ امپ (در حالت ایده آل) صفر است.

٢.١.٦ بهره آپ امپ (در حالت ایده آل) بی نهایت است.

٣.١.٦ مقاومت خروجی آپ امپ (در حالت ایده آل) صفر است.

٤.١.٦ مقاومت ورودی آپ امپ در حالت ایده آل بی نهایت است.

٥.١.٦ آپ امپ در حالت ایده آل محدودیت سوئینگ خروجی ندارد.

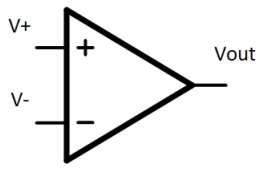
٦.١.٦ ولتاژ دو پایه آپ امپ در حالت ایده آل با یکدیگر برابر است.

٧.١.٦ تغییرات ولتاژ خروجی آنی صورت می‌پذیرد.

این ها قوانین اساسی تحلیل و طراحی مدارات آپ امپ هستند که یک طراح الکترونیک قبل از شروع به طراحی باید آنها را از سر بگذراند. در آپ امپ های معمول مانند ٧٤١ دو پایه ورودی وجود دارد که نام هایی به شرح زیر دارند.

٨.١.٦ پایه مثبت (نا وارونساز)

٩.١.٦ پایه منفی (وارونساز)



شکل ١.٦: شماتیک آپ امپ

عموما آپ امپ ها در واقعیت بخاطر ویژگی هایی که دارند در طراحی بهره های دقیق به کار می‌روند ولی، در عمل، رسیدن به بهره های دقیق با آپ امپ از طریق فیدبک حاصل می‌شود زیرا آپ امپ نیز مانند هر مدار دیگری به تغییرات PVT حساس است؛ علاوه بر آن آپ امپ ها دارای پاسخ فرکانسی خاصی هستند که از حالت ایده آل آن فاصله بسیاری دارد. پاسخ فرکانسی غالبا محدود کننده کاربردهای مدارات طراحی شده می‌باشد. به طوری که در فرکانس خاص خروجی نصف انتظار طراح خواهد شد و در فرکانس های خاص اصلا خروجی نخواهیم داشت و یکی از علل نوآوری در این حوزه کند و کاو در این باره است. مدارات آپ امپ فراوانی طراحی شده است اما هسته اصلی تمام مدارات مشابه و یکشان است. به طور عمده مدارات آپ امپ به :

١. مدارات جمع کننده

٢. معکوس کننده

۳. بافر

٤. ضرب کننده

۵. یکوساز

٦. انتگرال گیر

۷. مشتق گیر

۸. و . . .

تقسیم می‌شوند. در این آزمایش ما از مدارات تقویت کننده بافر، انتگرال گیر و مشتق گیر آپ امپی استفاده می‌کنیم. اما مدارات فوق دارای دقت خاصی بوده و ایده آل نیستند که در مورد مدارات گین که با استفاده از فیدبک ساخته می‌شوند، نمود بیشتری پیدا می‌کند. این دقت به صورت زیر تعریف می‌شود. (این دقت در حالت فیدبک است)

$$\text{دقت} = ۱ - \text{خطا} \tag{۱.٦}$$

$$\text{بهره} = \frac{۱}{F}\left(۱ - \frac{۱}{۱ + aF}\right) \tag{۲.٦}$$

$$\text{خطا} = \frac{۱}{۱ + aF} \tag{۳.٦}$$

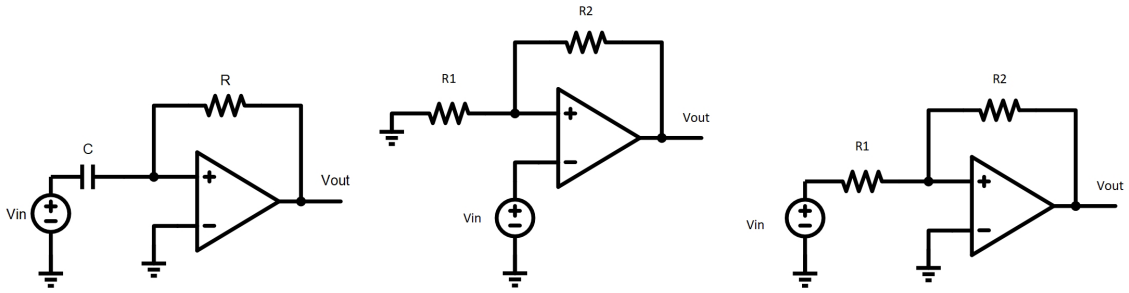
در بحث فرکانس آپ امپ، فرکانسی که در آن خروجی و ورودی مثل هم می‌شوند را فرکانس بهره واحد Unity Gain می‌گویند که آپ امپ را در فرکانس های بالاتر از این فرکانس به کار نمی‌برند.

$$\text{GBW} = \left| \frac{\text{V}_o}{\text{V}_{in}} \right| = ۱ \tag{٤.٦}$$

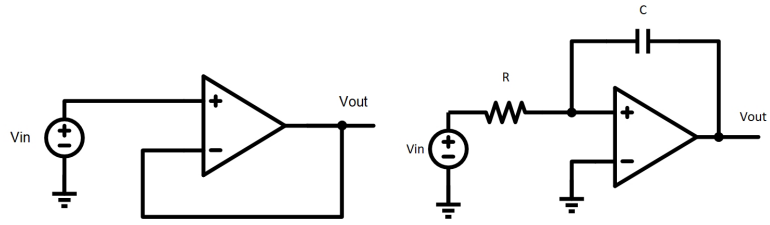
تمام تحلیل های بالا در حالت ایده آل در سیگنال کوچک صادق هستند اما در شرایط واقعی این طور نیست بنابراین باید رفتار بزرگ سیگنال آپ امپ را در نظر بگیریم. از جمله پارامتر هایی که در واقعیت بسیار مهم است Slew Rate آپ امپ می‌باشد که عبارت است از حداکثر سرعت تغییرات خروجی نسبت به تغییرات ورودی که در بهره های متفاوت، این مقدار یکسان است و تابع شرایط داخلی مدار می‌باشد. مدارات بافر نیز مداراتی هستند که طبقات مختلف مدار را از یکدیگر ایزوله کرده و کار طراحی مدار را راحت می‌کند

٢.٦ طراحی مدار

١.٢.٦ از ساختار مدارات زیر برای طراحی خود استفاده کنید.



(آ) شماتیک مدار گین وارونساز (ب) شماتیک مدار گین نا وارونساز (ج) شماتیک مدار مشتق گیر



(د) شماتیک مدار انتگرال گیر (ه) شماتیک مدار بافر

١. بهره هر کدام از مدارات بالا را در گزارشکار خود حساب کنید.

٢. بهره مدارات گین را برای گین ٤ طراحی کنید.

٣. مدار مشتق گیر را برای گرفتن مشتق با خروجی عملی مناسب از فرکانس خواسته شده طراحی کنید

٤. مدار انتگرال گیر را برای گرفتن انتگرال با خروجی عملی مناسب از فرکانس خواسته شده طراحی کنید

٣.٦ شبیه سازی

مدار طراحی شده را در نرم افزار Hspice شبیه سازی کرده و موارد خواسته شده را انجام دهید. برای تقویت کننده طراحی شده خود تحلیل های زیر را انجام دهید.

۱.۳.٦ توان مصرفی مدار را بیابید.

۲.۳.٦ تحلیل فرکانسی تقویت کننده های open loop و closed loop را انجام دهید و با استفاده از نتایج تحلیل خود موارد زیر را محاسبه کنید. (تحلیل های زیر را با دستور ac. انجام دهید)

۱. پهنای باند تمام تقویت کننده ها را بدست آورید.

۲. حاشیه فاز مدارات تقویت کننده را در صورت وجود بیابید.

۳.۳.٦ تحلیل زمانی را برای تقویت کننده خود با اعمال ورودی مناسب سینوسی و پالسی در حالت کوچک سیگنال و بزرگ سیگنال انجام دهید. Slew Rate را از شبیه سازی بدست آورده و با نتایج آزمایشگاه مقایسه کنید.

٤.۳.٦ از خروجی fft گرفته و SNR را در هر مورد بدست آورید.

٤.٦ مراحل آزمایش

۱.٤.٦ مدارات خود را که طراحی کرده‌اید، روی برد برد پیاده سازی کنید.

۲.٤.٦ سیگنال ژنراتور را روی فرکانس ایکس تنظیم کنید.

۳.٤.٦ شکل موج های ورودی و خروجی را یکجا نمایش دهید.

٤.٤.٦ مقاومت بار ایکس را به خروجی هر یک از مدارات وصل کنید و تغییرات را یادداشت کنید.

٥.٤.٦ بار مقاومتی را به بار مقاومت خازنی ایکس تغییر داده و خروجی را یادداشت نمائید.

٦.٤.٦ تمامی تصاویر و نتایج را در گزارشکار خود درج کنید.

٥.٦ سوالات

١.٥.٦ نسبت مقاومت های طراحی شده خود را ثابت نگه داشته و مقادیر را ١٠ برابر زیاد و کم کنید، آیا مقادیر هم مهم هستند؟

٢.٥.٦ فرکانس مربعی اعمال شده به مدار مشتق گیر را تغییر دهید و در مورد شکل موج ها توضیح دهید. آیا فرکانس ورودی مدار روی شکل موج خروجی تاثیر دارد؟ در هر دو حالت ایده آل و غیر ایده آل توضیح دهید.

٣.٥.٦ $\mathbf{HD_2}$ مدارات راحساب کنید.

٤.٥.٦ آیا **Slew Rate** فقط برای ورودی پله مهم است؟ توضیح دهید.

٥.٥.٦ در صورتی که ورودی مدار تقویت کننده، سینوسی با دامنه بزرگ باشد و دامنه ورودی تغییر کند، آیا **Slew Rate** اهمیتی دارد؟

٦.٥.٦ در صورتی که ورودی مدار تقویت کننده، سینوسی با فرکانس $\mathrm{f_1}$ باشد و فرکانس ورودی تغییر کند، آیا **Slew Rate** اهمیتی دارد؟

٧.٥.٦ برای سیستم فیدبک دار کلی حاشیه فاز بهینه را بیابید. (راهنمایی: $T = \mid T \mid \angle T$)

آزمایش ۷

پاسخ فرکانسی طبقات توان (PA)

مقدمه

در بحث فناوری های High Tech و مدرن، نیاز بشر به انرژی بیشتر از گذشته نمود پیدا کرده؛ به طوری که در سال های اخیر بخش عمده ای از سرمایه گذاری های دولت های مختلف بر روی پیشبرد این فناوری ها با استفاده از صرف انرژی کمتر است . بنابراین به عنوان مهندسی الکترونیک، بخشی از این کار به عهده ما گذاشته شده تا با طراحی مدارات کم مصرف، توان کمتر و بازدهی بالاتر این نیاز را پاسخ گو باشیم. در بحث توان و مصرف آن در ابزارهای امروزی خصوصا بحث های مخابراتی، عمده مصرف توان در بخش PA ها مصرف می‌شود پس بهبود این بلوک و نوآوری های مهندسی در آن همواره از مسائل روز صنعت به شمار می‌رفته و همچنان به شمار می‌رود.

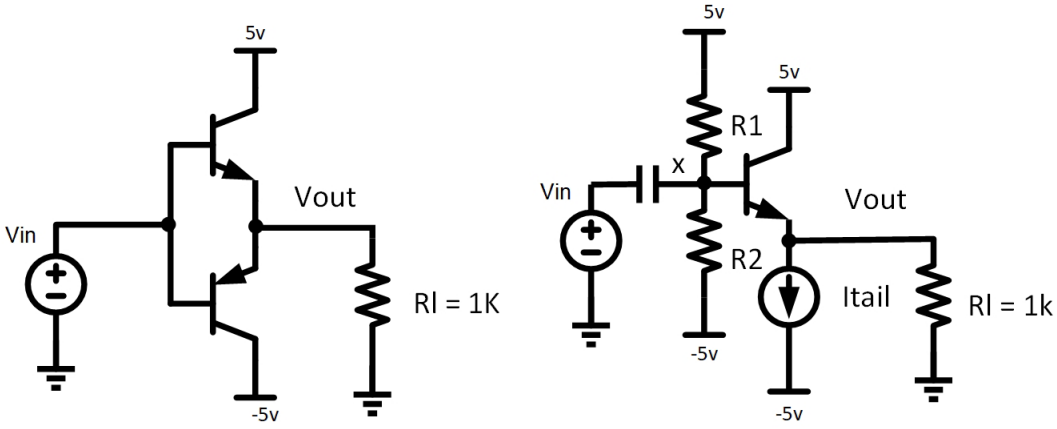
۱.۷ تئوری آزمایش

طبقه توان یا به اختصار PA بلوکی از سیستم های الکترونیکی امروزه است که وظیفه تقویت سیگنال ها پیش از ارسال اطلاعات بر عهده آن هاست. اساس و ماهیت وجودی این بلوک به تقسیم فرکانس هر کشور و باندهای موجود بر می‌گردد. با توجه به محدودیت شدید پهنای باند باید سیگنال را در بازه فرکانسی محدود تری تا فواصل دلخواه ارسال شده و مهمتر اینکه برای دیگران مزاحمتی ایجاد نشود زیرا به دلیل کمبود پهنای باند، این باندها به شدت نزدیک یکدیگر هستند و امکان اختلال در سیگنال یکدیگر را دارند. طبقه های توان به انواع مختلفی تقسیم بندی می‌شود، اوایل بر اساس سیکل کاری آن ها را تقسیم بندی می‌کردند که می‌توان به سه دسته A با ٪۱۰۰ سیکل کاری، B با ٪۵۰ سیکل کاری و AB $>$ ٪۵۰ سیکل کاری اشاره کرد. اما با پیشرفت هایی که در این زمینه صورت گرفت امروزه کلاس های گوناگونی برای این بلوک در نظر گرفته می‌شود که تا کلاس S هم ادامه می‌یابد و تماما به صورت غیر خطی عمل

می‌کنند. در خالت کلی تقویت کننده های غیر خطی بازده به مراتب بهتر از تقویت کننده های خطی دارند و امروزه نیز در اکثر لوازم الکترونیکی از این نوع PA استفاده می‌شود. منطق این بلوک بر این ماهیت استوار است که دامنه سیگنال خروجی بعد از تقویت بدون تغییر به خروجی منتقل شود و در صورت لزوم جریان بالایی به بار تحویل داده شود.

۲.۷ طراحی مدار

برای طراحی طبقه توان از مدارات زیر استفاده می‌کنیم:



(ب) شماتیک طبقه کلاس B (پوش پول) (آ) شماتیک طبقه کلاس A

شکل ۱.۷: شماتیک مدارات مورد استفاده در این آزمایش

با توجه به این که مدار پوش پول نیازی به طراحی ندارد لازم نیست در مورد طراحی آن مطلبی نوشته شود.

با توجه به بودجه توان ۵W و بار ۱k ، میزان پیک ولتاژ خروجی و جریان خروجی را بدست آورده و با استفاده از رابطه جریان کلکتور و بیس ترانزیستور، جریان بیس را یافته و از روی آن جریان نگهدارنده شاخه مقاومتی را با توجه به جریان بیس تعیین می‌کنیم. هر چه توان ساختار کمتر باشد مدار بهتر است.

با توجه به تقارن مدار و وجود منبع ۵- V و این که باید در حالت بدون ورودی، خروجی در ولتاژ صفر باشد داریم: DC در x برابر ۰.۷ است.

مقدار مقاومت های R_1 و R_2 را طوری تعیین می‌کنیم که شرط فوق تحقق یابد:

حال این بخش بر عهده خود دانشجو محترم واگذار می‌شود. لطفا این بخش را نیز طراحی کرده و با خود بیاورید.

۱. جریان خروجی را به مقدار ۲۰mA محدود کنید.

طبقه توان کلاس AB برای انتقال توان ۵W به بار ۸ Ω را طراحی می‌کنیم.

۳.۷ شبیه سازی

مدار طراحی شده را در نرم افزار Hspice شبیه سازی کرده و موارد خواسته شده را انجام دهید. برای تقویت کننده طراحی شده خود تحلیل های زیر را انجام دهید.

۱.۳.۷ ناحیه کاری ترانزیستورها و جریان بایاس را بیابید.

۲.۳.۷ توان مصرفی مدار را بیابید.

۳.۳.۷ تحلیل فرکانسی طبقه های خروجی را محاسبه کنید.

تحلیل های زیر را با دستور ac. انجام دهید

۱. پهنای باند تمام تقویت کننده ها را بدست آورید.

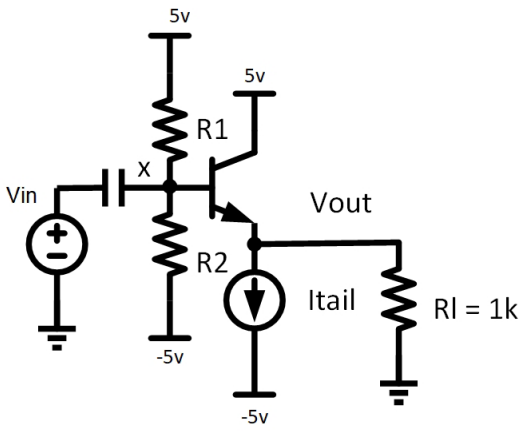
۲. حاشیه فاز طبقات خروجی را در صورت وجود بیابید.

٤.۳.۷ تحلیل زمانی را برای طبقه توان خود با اعمال ورودی گفته شده در حالت کوچک سیگنال و بزرگ سیگنال انجام دهید.

۵.۳.۷ از خروجی fft گرفته و SNR را در هر مورد بدست آورید.

٤.۷ مراحل آزمایش

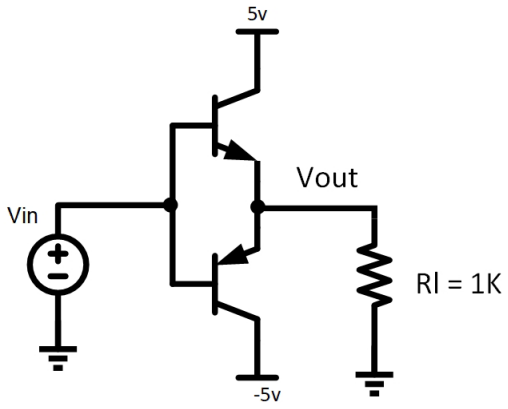
۱. طبقه توان کلاس A روبروی را در نظر بگیرید.



شکل ۲.۷: طبقه کلاس A

۲. ورودی سینوسی با دامنه های ۱V و ٤V به مدار اعمال کرده و شکل موج خروجی را ببینید در صورتی که بخواهیم به ازای ورودی ٤V خروجی کاملا سینوسی باشد، تغییرات لازم را انجام دهید.

۱.٤.۷ در طبقه کلاس B (پوش پول) مقابل ورودی سینوسی با دامنه V_m را اعمال کرده و شکل موج خروجی را رسم کنید. با fft گرفتن از شکل موج خروجی مقدار Linearity را محاسبه کنید. توان تلف شده بر روی ترانزیستورها را محاسبه کنید.



شکل ۳.۷: طبقه کلاس B (پوش پول)

۲.٤.۷ طبقه توان کلاس AB برای انتقال توان W به load، ۸ Ω را که طراحی کرده اید، روی برد برد (Bread Bord) پیاده سازی کنید.

۱. پیک مثبت و منفی ولتاژ خروجی را یادداشت کنید.

۵.۷ سوالات

۱.۵.۷ در مورد کلاس های گوناگون تحقیق کرده و در قالب گزارش به کلاس ارائه نمائید.

۲.۵.۷ در مورد ناحیه مرده و اهمیت آن در تقویت کننده های مخابراتی و صوتی تحقیق کنید.

۳.۵.۷ آیا راهی برای کاهش ناحیه مرده در کلاس پوش پول می توان یافت؟

٤.۵.۷ محدود کننده های سوئینگ خروجی چند نوع است؟

۵.۵.۷ گذاشتن مقاومت در کلکتور ترانزیستور های طبقه پوش پول چه اثراتی دارد؟

٦.۵.۷ در مورد کلاس D گزارش کوتاهی را آماده نموده و به استاد مربوطه ارائه دهید.

۷.۵.۷ توانی که روی هر کدام از ترانزیستورهای 2N2222 مدار می افتد را محاسبه کنید.

۸.۵.۷ مقدار Linearity را بررسی کنید؟

۹.۵.۷ پیک مثبت و منفی ولتاژ خروجی را محاسبه کنید.

۱۰.۵.۷ راندمان مدار را محاسبه کنید.

۱۱.۵.۷ جریان خروجی را به مقدار ۲۰mA محدود کنید؟

۱۲.۵.۷ آیا ترانزیستور ها تحمل این مقدار توان را دارند؟ توضیح دهید.

آزمایش ۸

تبدیل سیگنال آنالوگ به دیجیتال و برعکس

۱-۱- مقدمه

مبدل سیگنال‌های آنالوگ به دیجیتال (ADC)، که نماد آن در شکل ۱-۱ نمایش داده شده، مداری الکترونیکی است که سیگنال‌های پیوسته آنالوگ را به داده‌های گسسته دیجیتالی یا رقمی تبدیل می‌کند.

شکل۲۵-۱: نماد قراردادی یک مبدل آنالوگ به دیجیتال

سیگنال آنالوگ به این دلیل به سیگنال دیجیتال تبدیل می‌شود که عیب‌یابی، ذخیره‌سازی و پردازش سیگنال دیجیتال نسبت به سیگنال آنالوگ بسیار ساده‌تر می‌باشد. علاوه بر موارد ذکر شده، مقاومت سیگنال دیجیتال در برابر نویز بیشتر از همتای آنالوگ خود می‌باشد.

برای تبدیل یک سیگنال آنالوگ به دیجیتال، سه مرحله زیر باید به ترتیب انجام شوند [1]:

۱- **نمونه‌برداری**

با استفاده از تبدیل فوریه می‌توان نشان داد که اگر از یک سیگنال آنالوگ با بسامد بیش از ۲ برابر حداکثر بسامد موجود در آن نمونه‌برداری کنیم، می‌توان با استفاده از مقادیر به دست آمده، سیگنال اصلی را دقیقاً بازسازی کرد. به بسامد دو برابر مزبور بسامد نایکویست گفته می‌شود و در سیستم‌های عملی جهت ملاحظات خاصی ۲٫۲ در نظر گرفته می‌شود. حاصل نمونه‌برداری از سیگنال آنالوگ را سیگنال گسسته گویند.

۲- **کوانتیزه‌سازی**

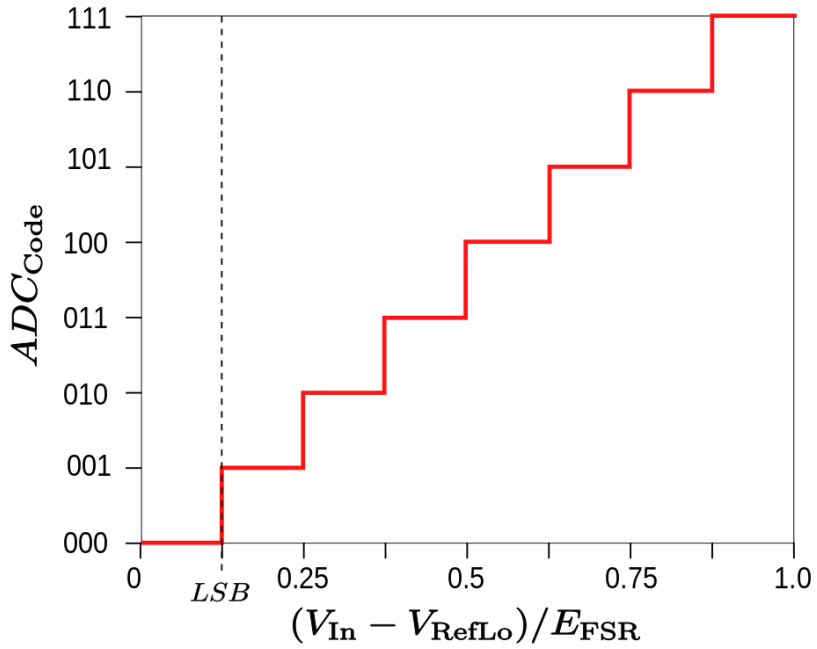
سیگنال گسسته را جهت دیجیتال‌سازی باید به مقادیر خاصی محدود کرد، به این عملیات، کوانتیزه‌سازی گویند. یک دلیل کوانتیزه سازی آن است که دستگاه‌های کنونی قدرت تشخیص صد در صد یک سیگنال و ذخیره سازی آن را ندارند.

۳- **دیجیتال سازی**

سیگنال کوانتیده را به صورتهای مختلف می‌توان دیجیتال (یعنی به رشته‌ی صفر و یک) تبدیل کرد، که این خود اساس پیدایش دانش کدینگ است. هر سطح سیگنال کوانتیده را به صورت‌های مختلف می‌توان دیجیتال کرد.

۱-۱-۱- شیوه عملکرد

شکل ۲۵-۲ نمایش دهنده مشخصه انتقال یک مبدل آنالوگ به دیجیتال ایده‌آل ۳ بیتی می‌باشد. محدوده ورودی آنالوگ ک از صفر تا یک ولت می‌باشد، به ۸ قسمت گسسته تقسیم شده است. همه مقادیر آنالوگ داخل هر محدوده توسط یک کد دیجیتال یکسان نمایش داده می‌شوند که برابر با مقدار میانگین نامی می‌باشد. با درنظر گرفتن مقدار میانگین هر بازه، یک خطا به مقدار ± 0.5 در روند تقسیم‌بندی مبدل وجود خواهد داشت که این خطا در کم‌ارزش‌ترین بیت موجود رخ خواهد داد. تنها روش برای کاهش مقدار این خطا، افزایش تعداد بیت‌ها می‌باشد [2].



شکل ۲۵-۲: مشخصه انتقال یک مبدل آنالوگ به دیجیتال ایده‌آل ۳ بیتی

پارامتر Q که همان درجه تفکیک‌پذیری (Resolution) می‌باشد، عبارت است از کوچک‌ترین اختلاف آنالوگی که مبدل قادر به تشخیص آن می‌باشد و به صورت زیر بیان می‌شود:

$$Q = \frac{E_{FSR}}{2^M} \quad , \quad E_{FSR} = V_{ref_{High}} - V_{ref_{Low}}$$

که در آن، M رزولوشن مبدل به بیت و E_{FSR} محدوده ولتاژی مقیاس کامل می‌باشد. در شکل ۲۵-۲ داریم:

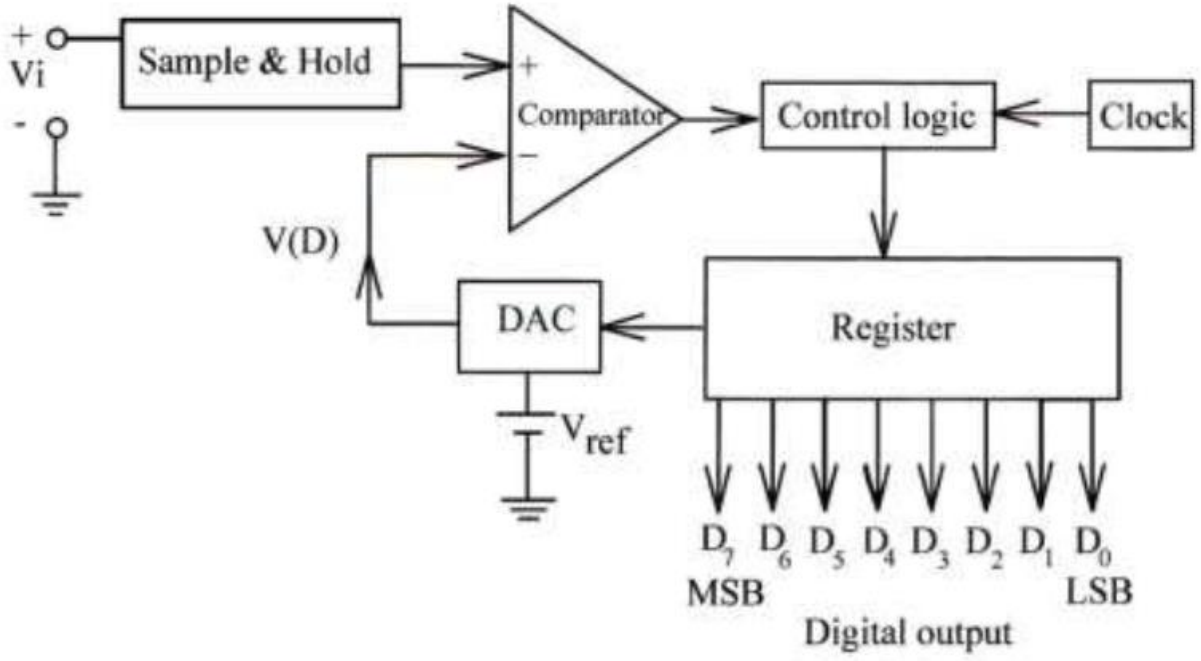
$$M = 3 \implies Q = \frac{1}{2^3} = 0.125$$

به عنوان یک مثال دیگر، فرض کنید یک مبدل ۸ بیتی داشته باشیم که سیگنال ورودیآن $x(t) = 5Cost$ باشد. پارامتر Q برای این مبدل که همان درجه تفکیک‌پذیری ولتاژ آن می‌باشد، برابرست با:

$$Q = \frac{E_{FSR}}{2^M} = \frac{10v - 0v}{2^8} = \frac{10v}{256} \cong 0.039V = 39mV$$

در عمل، رزولوشن مفید یک مبدل توسط نسبت سیگنال به نویز (SNR) قابل دسترسی برای سیگنال دیجیتالی شده محدود می‌شود.

در شکل ۲۵-۳ بلوک دیاگرامیکی ز معروفترین انواع مبدل موسوم به مبدلآنالوگبهدیجیتالتقریبمتوالی (Successive Approximation ADC)۸بیتینمایش داده شده است [3].



شکل ۲۵-۳: بلوک دیاگرام یک مبدل آنالوگ به دیجیتال با تقریب متوالی

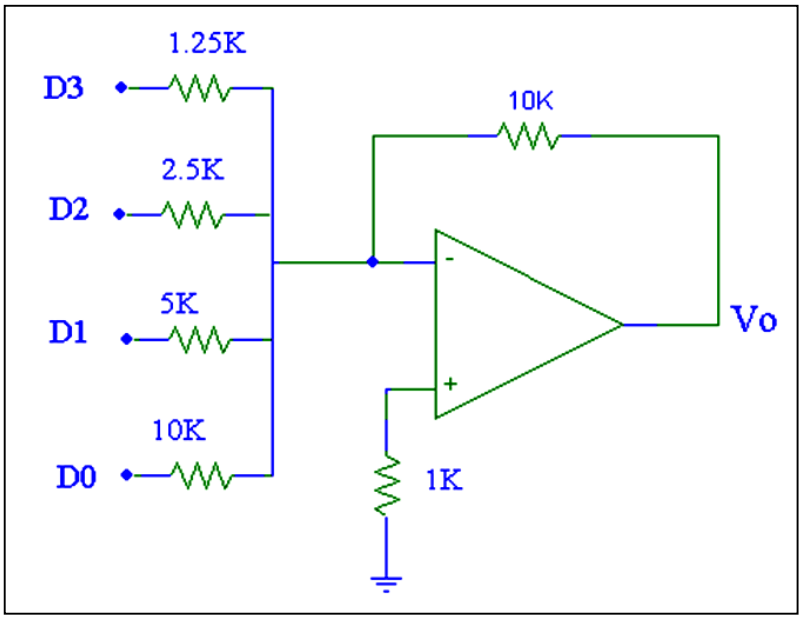
۱-۲- پیش‌گزارش

۱- بلوک Sample & Hold چه نقشی را در یک مبدل آنالوگ به دیجیتال ایفا می‌نماید؟

۲- بلوک DAC که همان مبدل دیجیتال به آنالوگ می‌باشد، چه عملی را انجام می‌دهد [4]؟

۳- نقش بلوک مقایسه‌گر (Comparator) در یک مبدل آنالوگ به دیجیتال چیست؟

۴- در مدار شکل زیر، هر یک از سوئیچ‌های D0 تا D3 را یک بار به زمین و بار دیگر به ولتاژ ۵ ولت وصل کنید و در هر حالت، ولتاژ خروجی را با شبیه‌سازی اندازه‌گیری نمایید. سپس با توجه به نتایج بدست آمده نحوه کار مدار را شرح دهید و رابطه بین ولتاژ خروجی و ولتاژهای ورودی را بدست آورید.

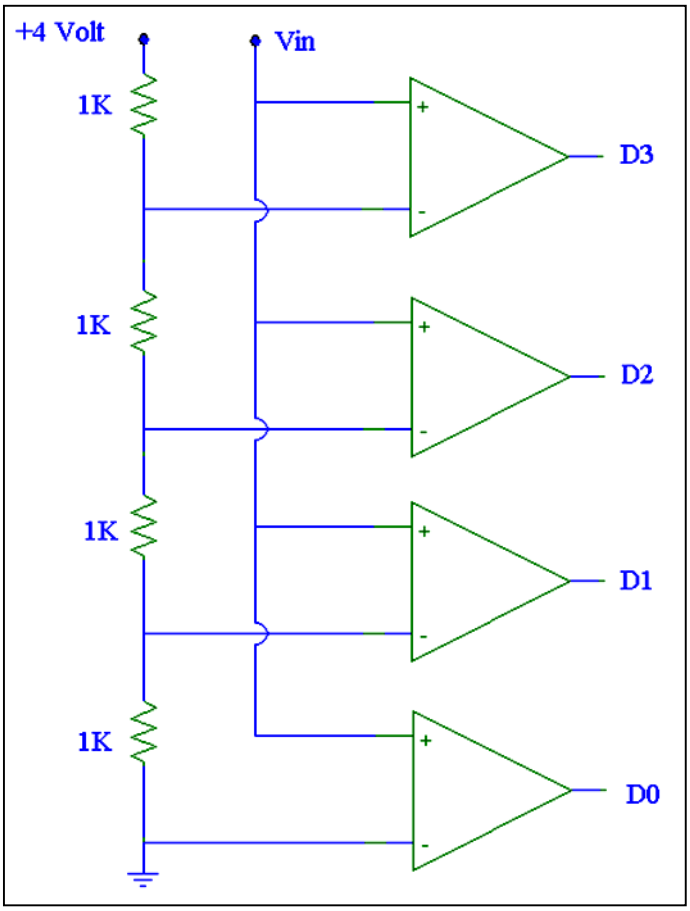


شکل ۲۵-۴: مدار یک مبدل دیجیتال به آنالوگ

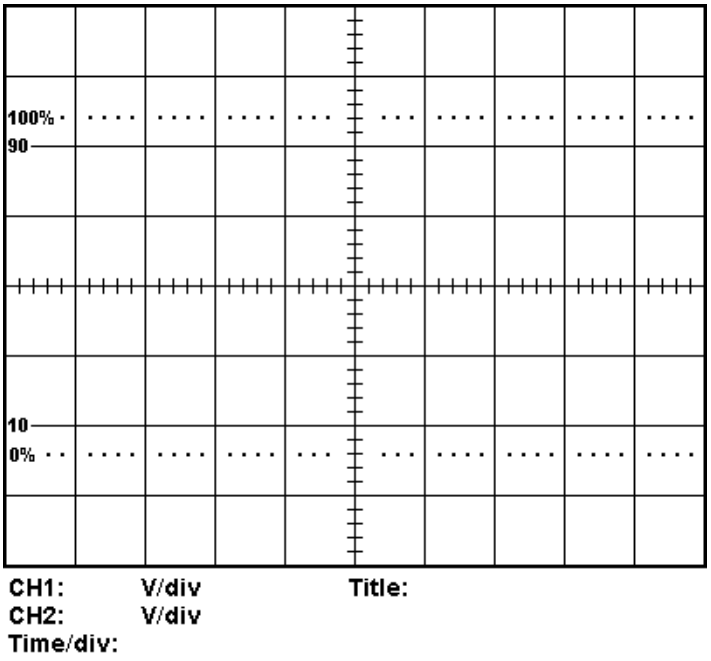
۱-۳- مراحل آزمایش

۱-۳-۱- مبدل آنالوگ به دیجیتال و دیجیتال به آنالوگ

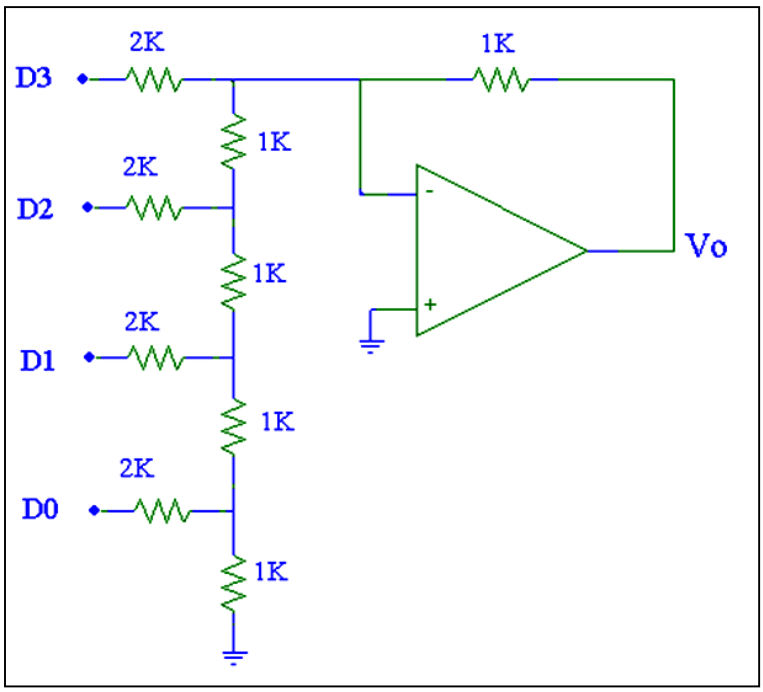
گام اول: در مدار شکل ۲۵-۵ با افزایش ولتاژ ورودی از صفر تا ۴ ولت، مقدار ولتاژ خروجی آپ امپ‌ها را اندازه‌گیری نمایید. با استفاده از نتایج بدست آمده، نحوه کار مدار را شرح دهید.



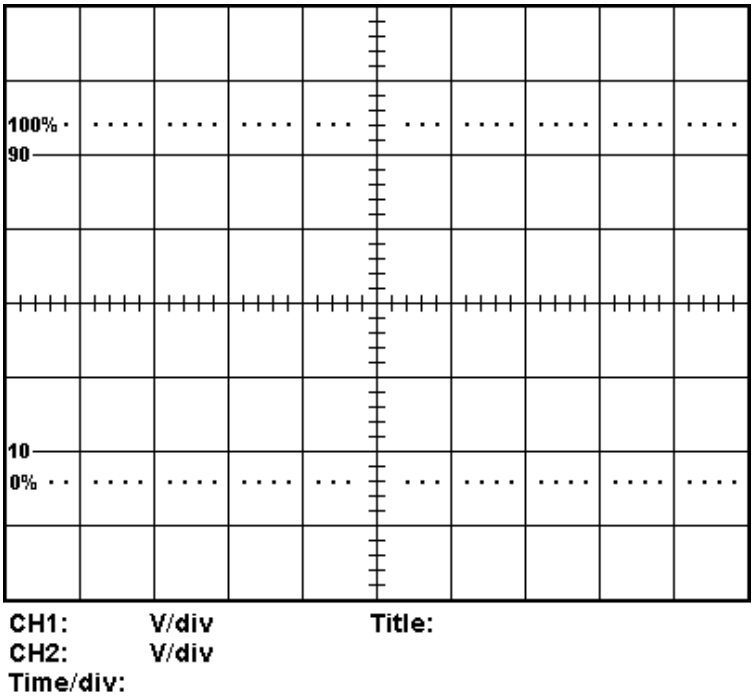
شکل۲۵-۵



گام دوم: در مدار مبدل دیجیتال به آنالوگ شکل ۲۵-۶ زیر هر یک از سوئیچ‌های D0 تا D3 را یک بار به زمین و بار دیگر به ولتاژ ۵- ولت وصل کنید و در هر حالت، ولتاژ خروجی را با شبیه‌سازی اندازه‌گیری نمایید. سپس با توجه به نتایج بدست آمده نحوه کار مدار را شرح دهید و رابطه بین ولتاژ خروجی و ولتاژهای ورودی را بدست آورید.



شکل ۲۵-۶



سؤالات:

۱- مداری طراحی کنید که با دریافت خروجی آپ امپ های مدار شکل ۲۵-۵، کد دودویی معادل آن را تولید کند. (می‌توانید از مدارات منطقی استفاده نمایید.)

۴- مراجع

[1]Alan V. Oppenheim, Ronald W. Schafer, “Discrete-Time Signal Processing,” Prentice-Hall Signal Processing Series.

[2] “PRINCIPLES OF DATA ACQUISITION AND CONVERSION,” Burr-Brown. Retrieved 1994-05-01.

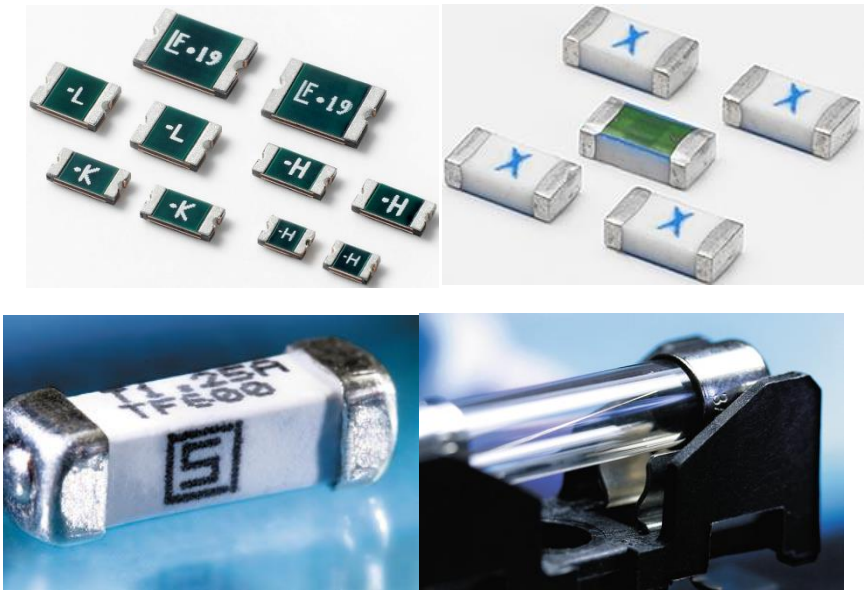
[3]AT-DC 101 [مجموعه آموزشی مخابرات آنالوگ] , بررسی عملکرد کلی مبدل‌های آنالوگ به دیجیتال, www.atcosanat.ir.

[4] AT-DC 101 [مجموعه آموزشی مخابرات آنالوگ] , بررسی عملکرد کلی مبدل‌های دیجیتال به آنالوگ, www.atcosanat.ir.

مدارهای محافظ

۱–۱– مقدمه

مدارهای محافظ نقش مهمی در جلوگیری از خسارت دیدن سیستم توسط اثرات خارجی و همچنین خسارت رساندن سیستم به سیستم های دیگر دارند. محافظت در نوع خود انواعی دارد که اما در کلی ترین حالت در این آزمایش بر دو نوع محافظت جریان و محافظت ولتاژ تمرکز می کنیم. اما اولین عنصری که به عنوان محافظ در مدار های الکتریکی و الکترونیکی استفاده می‌شود فیوزها هستند که در نوع خود انواع مختلفی دارند فیوزها می‌توانند مدار را چه در مقابل ولتاژ زیاد و چه در مقابل جریان زیاد محافظت کنند، فیوزها ساده و غیرفعال هستند در مدارهای الکترونیکی معمولا یک بار مصرف نیز هستند. البته برخی مدارهای محافظ را نیز با نام فیوز الکترونیکی می شناسیم که آنها در این دسته‌بندی قرار ندارند. اطلاعات بیشتر را برای انتخاب فیوز می توانید در [1] و [2] به‌دست آورید.



شکل۰-۱: ظاهر چند نوع فیوز

۱–۲– پیش‌گزارش

۱) یک جدول از انواع فیوزهای تهیه کنید از نظر سرعت و قدرت و شکل کلی آنها را طبقه بندی کنید.

۲) مدار محدودکننده جریان را تحلیل کنید و برای افزایش مقدار جریان خروجی ایده ای بدهید.

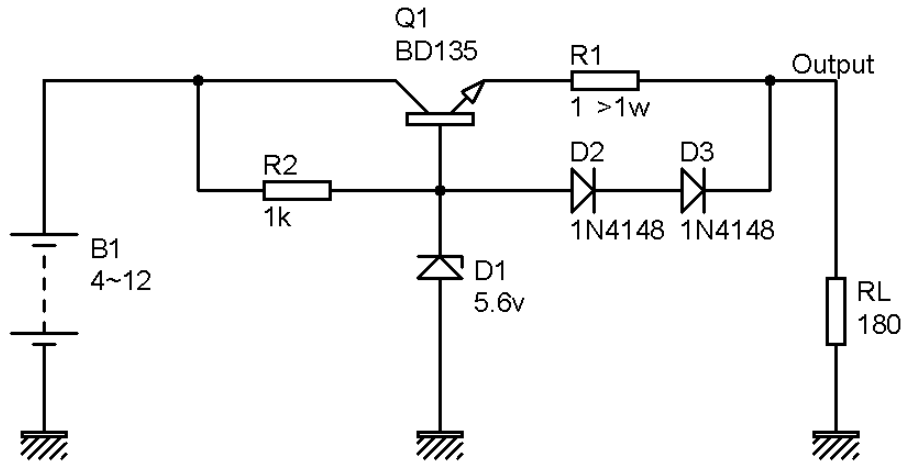
۳) مدار محافظ ولتاژ را تحلیل کنید و آن را در نرم‌افزار شبیه‌سازی کنید.

۴) آیا برای محافظت از افزایش ولتاژ مدار دیگری را می توانید پیشنهاد دهید.

۱-۳- مراحل آزمایش

۱-۳-۱- مدار محدودکننده جریان و ولتاژ

۱) مدار شکل۰-۲ را ببندید.



شکل۰-۲: مدار محدودکننده جریان

۲) ولتاژ ورودی را مطابق جدول۰-۱ تغییر دهید و نتیجه را ثبت کنید.

جدول۰-۱: تغییرات ولتاژ خروجی نسبت به ولتاژ ورودی

V_I[V]	۴	۶	۸	۱۰	۱۲
V_O[V]					

۳) ولتاژ ورودی را روی ۷ ولت تنظیم کنید و بار خروجی را مطابق جدول۰-۲ تغییر دهید و نتیجه را ثبت کنید.

جدول۰-۲: تغییرات ولتاژ خروجی نسبت به تغییرات بار

$R_o[\Omega]$	۳۳۰	۱۸۰	۱۸۰||۱۸۰	۱۰۰||۱۰۰
$V_o[V]$				

۴) آمپرمتر را روی حداکثر رنج خود قرار دهید و با خروجی موازی کنید و جریان خروجی را اندازه بگیرید.

Isc =

۵) آیا مقدار جریان اندازه‌گیری شده با مقدار محاسبه شده مطابقت دارد. توضیح دهید.

۶) توان تلف شده در ترانزیستور و مقاومت R1 را محاسبه و اندازه‌گیری کنید.

P_{R1} = P_{Q1} =

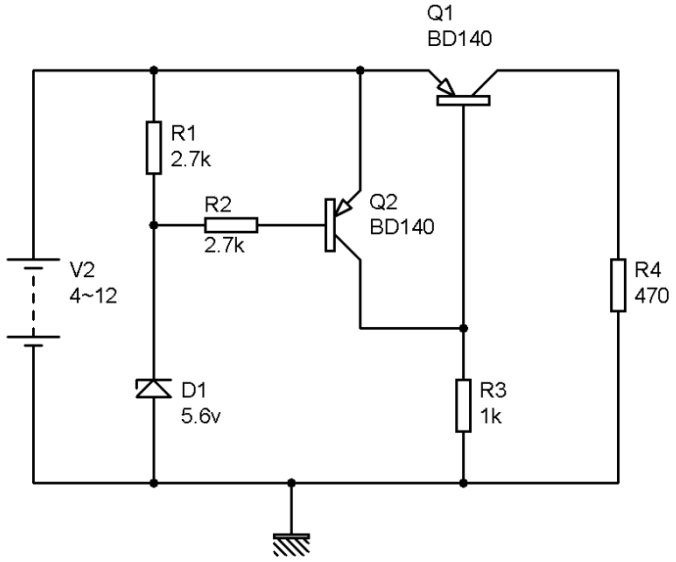
۷) آمپرمتر را با منبع ولتاژ ورودی سری کنیدو جریان ورودی را اندازه بگیرید. با توجه به بند های فوق از رابطه زیر بازده مدار را حساب کنید.

فرمول۰-۱

$$\eta = \frac{Pin}{Pout} \times 100$$

۱-۳-۲- مدار محافظ ولتاژ

۱) مدار شکل۰-۳ را ببندید.



شکل۰-۳: مدار محافظ ولتاژ

۲) ولتاژ ورودی را مطابق جدول۰-۳ تغییر دهید و ولتاژ خروجی را ثبت کنید.

جدول۰-۳: تغییرات ولتاژ خروجی نسبت به ولتاژ ورودی

V_I[V]	۴	۶	۸	۱۰	۱۲
V_O[V]					

۳) ولتاژ ورودی را روی ۵ ولت تنظیم کنید و مقاومت بار را مطابق جدول۰-۴ تغییر دهید و نتایج را ثبت کنید.

جدول۰-۴: تغییرات ولتاژ خروجی نسبت به تغییرات بار

$R_o[\Omega]$	۳۳۰	۱۸۰	۱۸۰||۱۸۰	۱۰۰||۱۰۰
$V_o[V]$				

۴) مقاومت R_2 را به مقدار 10k تغییر دهید و بندهای بالا را دوباره تکرار کنید.

جدول۰-۵: تغییرات ولتاژ خروجی نسبت به ولتاژ ورودی

$V_I[V]$	۴	۶	۸	۱۰	۱۲
$V_O[V]$					

- ولتاژ ورودی روی ۷ ولت تنظیم شود.

جدول۰-۶:تغییرات ولتاژ خروجی نسبت به تغییرات بار

$R_o[\Omega]$	۳۳۰	۱۸۰	۱۸۰||۱۸۰	۱۰۰||۱۰۰
$V_o[V]$				

۵) دلیل تغییرات در ولتاژ خروجی نسبت به حالت قبل از تغییر R_2 را توضیح دهید.

۱-۴- مراجع

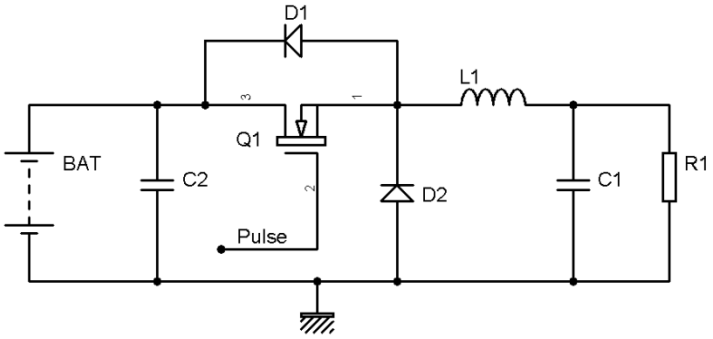
[1] www.schurter.com/downloads "Find the Right Fuse

" [2] littlefuse"FUSEOLOGY Selection GuideFuse"

تنظیم‌کننده ولتاژ خطی مجتمع متغییرو سوییچینگ

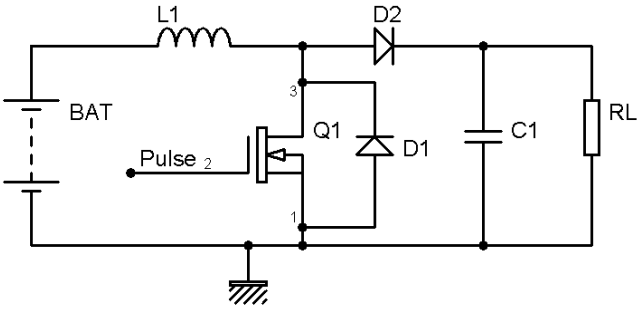
۱–۱– مقدمه

دلیل اصلی استفاده از این نوع تنظیم‌کننده‌های سوییچینگ(SMPS)[۱] بازده بالا است چون ترانزیستور در دو حالت قطع و وصل قرار می گیرید در حالت ایده آل توان مصرفی ترانزیستور در هر دو حالت صفر است در حالت واقعی نیز در حالت گذار از قطع به وصل در زمان کوتاهی ترانزیستور توان مصرف می کند که این امر موجب کاهش توان تلفاتی ترانزیستور می شود امتیازی که تنظیم‌کننده خطی از آن بی بهره است. بازده بالا، توان تلفاتی کم و چگالی توان زیاد دلایلی شده‌اند که طراحی به خصوص در توان های بالا از تنظیم‌کننده سوییچینگ استفاده کند[1] این نوع تنظیم کننده‌ها بر اساس اینکه ولتاژ خروجی نسبت به ورودی بیشتر و یا کمتر باشد انواعی دارند. اگر ولتاژ ورودی از ولتاژ خروجی بیشتر باشد آن را باک(Buke) یا Step Down و در غیر این صورت آن را بوست(Boost) یا Step Up گویند. از نظر همبندی نیز این تنظیم کننده ها با هم تمایز دارند همبندی کلی آنها را در شکل۰-۱ و شکل۰-۲ می بینید.



شکل۰-۱: تنظیم کننده باک

[۱] Switching mode power supply



شکل۰-۲: تنظیم‌کننده بوست

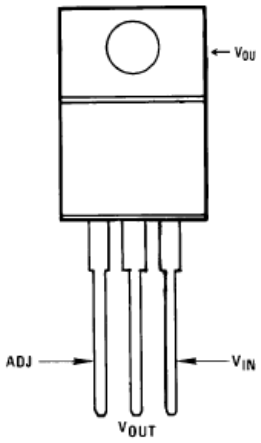
۱-۲- پیش‌گزارش

۱- اگر بخواهیم از LM317 به عنوان یک منبع تغذیه متغییر با جریان کم استفاده کنیم برای از بین بردن حداقل ولتاژ در آن ایده ای بدهید.(می خواهیم حداقل ولتاژ در منبع تغذیه صفر باشد)

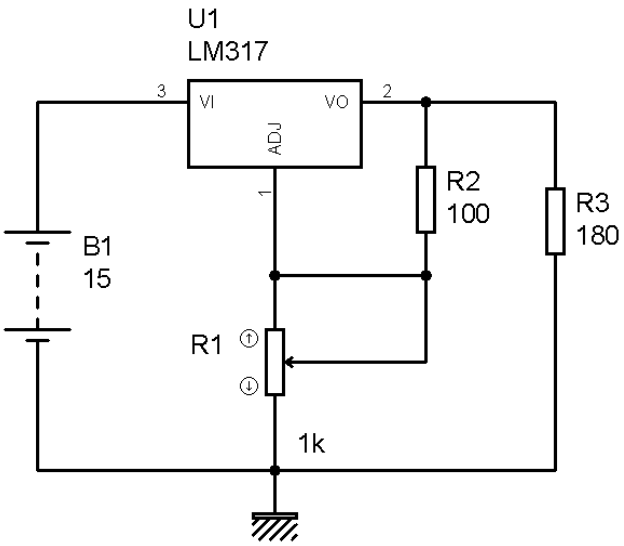
۲- می خواهیم یک شارژر باتری موبایل بسازیم اگر ولتاژ ۵+ ولت و جریان ۰/۵آمپر مد نظر باشد و ولتاژ ورودی حدود ۱۲+ولت باشد چه مداری را پیشنهاد می دهید؟شماتیک مدار و مزایا و معایب طرح خود را در پیش‌گزارش ارائه دهید.

۱-۳- مراحل آزمایش

۱) مدار شکل۰-۴ را ببندید. توجه کنید که در اتصال پایه‌های تنظیم‌کننده اشتباه نکنید. آرایش پایه‌های تنظیم کننده را در شکل۰-۳ می‌بینید.



شکل۰-۳: آرایشپایه های تنظیم‌کننده Lm317



شکل۰-۴: مدار تنظیم‌کننده متغییر خطی

۲) با تغییر ولوم به انتها و ابتدا حداقل و حداکثر ولتاژ خروجی را ثبت کنید.

Vomin = Vomax =

۳) خروجی تنظیم‌کننده را روی ۵ ولت تنظیم کنید و ولتاژ ورودی را مطابق جدول۰-۱ تغییر دهید و ولتاژ خروجی را ثبت کنید.

جدول۰-۱: تغییرات ولتاژ خروجی نسبت تغییرات ولتاژ ورودی

$V_I[V]$	۴	۶	۸	۱۰	۱۲
$V_O[V]$					

۴) ولتاژ ورودی را روی ۱۲ ولت تنظیم کرده و مقاومت بار را مطابقجدول۰-۲ تغییر دهید و ولتاژ خروجی را ثبت کنید.

جدول۰-۲: تغییرات ولتاژ خروجی نسبت به تغییرات بار

$R_o[\Omega]$	۳۳۰	۱۸۰	۱۸۰||۱۸۰	۱۰۰||۱۰۰
$V_o[V]$				

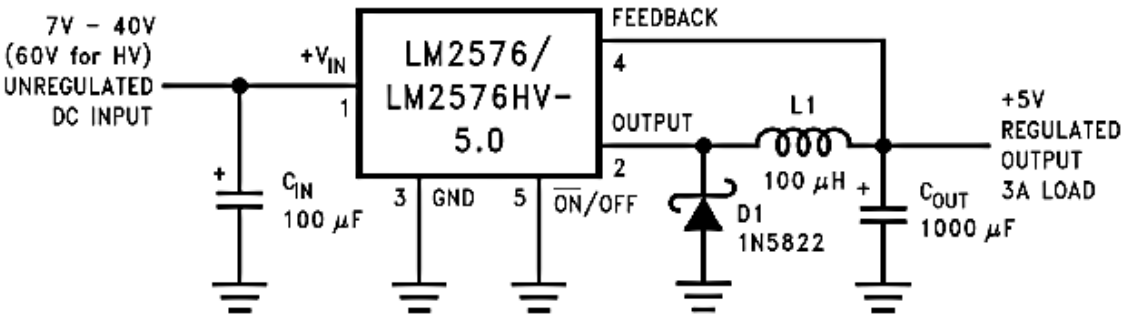
۵) نتیایج ثبت شده را تحلیل کنید و بگویید هریک معرف کدام یک از مشخصات تنظیم‌کننده هستند.

۶) آمپرمتر را روی بالاترین رنج خود بگذارید و بین خروجی تنظیم‌کننده و زمین قرار دهید.(اندازه‌گیری بیش از ۲ ثانیه صورت نگیرید).

Isc =

۱–۳–۱– تنظیم‌کننده مجتمع سوییچینگ باکLm2567

۱) مدار شکل شکل۰-۵ را ببندید.



شکل۰-۵: مدار تنظیم‌کننده سوییچینگ

۲) ولتاژ ورودی را روی ۱۲ ولت تنظیم کنید و مقاومت بار را مطابق تغییر دهید.

جدول۰-۳: تغییرات ولتاژ خروجی نسبت مقاومت بار

$R_o[\Omega]$	۳۳۰	۱۸۰	۱۸۰||۱۸۰	۱۰۰||۱۰۰
$V_o[V]$				

۳) ولتاژ ورودی را مطابق تغییر دهید.

جدول۰-۴: تغییرات ولتاژ خروجی نسبت تغییرات ولتاژ ورودی

$V_i[V]$	۴	۶	۸	۱۰	۱۲
$V_o[V]$					

۴) آمپرمتر را روی بیشترین رنج بگذارید و با خروجی تنظیم‌کننده موازی کنید (اندازه‌گیری بیش از ۲ ثانیه طول نکشد) نتیجه را ثبت کنید.

I_{sc} =

۱-۴-مراجع

[1]Henry J. Zhang "Basic Concepts of Linear Regulator and SwitchingMode Power Supplies"

تنظیم کننده ولتاژ مجتمع خطی

۱–۱– مقدمه

یکی از مهمترین بخش‌های هر سیستم الکترونیکی منبع تغذیه آن سیستم می‌باشد. از جمله پارامترهای اساسی یک منبع ولتاژ می توان به ثبات در سطح ولتاژ خروجی و بازده بالا آن اشاره کرد. قسمت ابتدایی منبع تغذیه را در بخش‌های ابتدایی آزمایش کردیم و توانستیم یک ولتاژ صاف شده را پس از فیلتر کردن سیگنال خروجی یکسوساز تحویل بگیریم. اما با تغییر در سطح ولتاژ ورودی یکسوساز خروجی صافی نیز تغییر می‌کند. برای جلوگیری از چنین پدیده‌ای از مدار تنظیم‌کننده[۱] (Regulator) استفاده می‌کنیم. تنظیم‌کننده‌ها در دو نوع کلی می‌گنجند.۱)خطی ۲)سوییچینگ. تنظیم کننده های خطی دارای امتیاز کمتر بودن نویز خروجی و سادگی و عدم نیاز با قطعات بیرونی زیاد هستند اما مشکل‌های گرم شدن با افزایش ولتاژ ورودی و کار در توان‌های پایین را دارند. تنظیم‌کننده‌های سوییچینگ نیز امتیاز استقلال از ولتاژ ورودی و امکان تنظیم ولتاژ در توان‌های بالاتر را دارا هستند اما نویز خروجی آنها بیشتر از نوع خطی می باشد به این ترتیب از خروجی آنها نمی‌توان به صورت مستقیم برای ولتاژ های حساس استفاده کرد. در این آزمایش تنظیم‌کننده مجتمع سه سر خطی ثابت مثبت 78xx (البته در همین شاخه 79xx هم وجود دارند که آنها برای تنظیم ولتاژ منفی به کار می روند) و همچنین نوع قابل تنظیم LM317 را مورد بررسی قرار خواهیم داد. این مدارهای مجتمع در داخل بسته‌بندی‌های[۲](Package) مختلف ارائه می‌شوند که دارای استاندارد های نام‌گذاری خاص خود هستند. برخی از خانواده‌های بسته‌بندی را درجدول ۰-۱[۱] و جدول ۰-۲[1]می‌بینید.

[۱] Regulator

[۲] Package

جدول ۰-۱: مخفف و نام کامل خانواده بسته‌بندی‌های مدار مجتمع

Abbreviation	Full name
BDIP (SDIP)	Butt-mounted dual inline package (surface DIP, std pitch)
BGA	Ball grid array
BQFP	Bumper quad flat package
CBGA	Ceramic column ball grid array
CFP	Ceramic flat packages
CGA	Column grid array
CQFP	Ceramic quad flat packages
DIMM	Dual inline memory module
DIP	Dual inline package
DO	Diode outline
DPAK	Discrete packaging (type 1, TO-252)
D2PAK	Discrete packaging (type 2, TO-263)
D3PAK	Discrete packaging (type 3, TO-268)
LCC/LCCS	Leadless chip carrier/leadless ceramic chip carrier
LGA	Land grid array
MELF	Metal electrode face
MSOP	Micro (mini) small outline package
MLP	Micro leadframe package (no lead)
PGA	Pin grid array
PLCC	Plastic leaded chip carriers
PLCCR	Plastic leaded chip carriers rectangular
PLCCS	Plastic leaded chip carriers square
PQFP	Plastic quad flat package
QBCC	Quad bottom chip carrier

جدول ۰-۲: ادامه جدول مخفف و نام کامل خانواده بسته‌بندی‌های مجتمع

Abbreviation	Full name
QFP	Quad flat packages
QFN (QFPNL)	Quad flat no lead package
QLCCC	Quad leadless ceramic chip carrier (see LCC/LCCS)
SIMM	Single inline memory module
SDIP	Shrink dual inline package
SOD	Small outline discrete (or diode)
SOIC (SOJ)	Small outline integrated circuit, J-lead
SOIC (SOG)	Small outline integrated circuit, gull wing
SON	Small outline nonleaded
SOP	Small outline package
SOT	Small outline transistor
SSOT	Shrink small outline transistor
SQFP	Shrink quad flat package
SSOP	Shrink small outline package
TO	Transistor outline
TQFP	Thin quad flat package
TSOP	Thin small outline package
TSSOP	Thin shrink small outline package

مشخصات و پارامترهای کیفی یک تنظیم‌کننده را می توانید درجدول۰-۳ ببینید.به عنوان مثال Line Regulation میزان ثبات ولتاژ خروجی را به ازای تغییر ولتاژ ورودی نشان می‌دهد. همچنین پارامتر Load Regulation میزان ثبات ولتاژ خروجی را نسبت به تغییرات بار نشان می‌دهد. مشخصات تنظیم‌کننده‌ها فقط به عنوان‌های گفته شده در جدول۰-۳ محدود نمی‌شوند و با مراجعه به برگه اطلاعاتی تنظیم‌کننده می‌توانید مشخصات دقیق‌تر آن را بررسی کنید.

جدول۰-۳: مشخصات کیفی یک تنظیم‌کننده ولتاژ

Output Voltage	[Vo]
Line Regulation	[ΔVo]
Load Regulation	[ΔVo]
Ripple Rejection	RR
Output Noise Voltage	[Vn]
Dropout Voltage	[V_D]
Quiescent Current	I_Q
Quiescent Current Change	ΔI_Q

۱-۲- پیش‌گزارش

۱) آیا تنظیم‌کننده های سوییچینگ و خطی هر یک خود انواعی دارند؟ توضیح دهید.

۲) مشخصات کیفی یک تنظیم‌کننده را تشریح کنید و این مشخصات را در 7805 و LM317 مقایسه کنید.

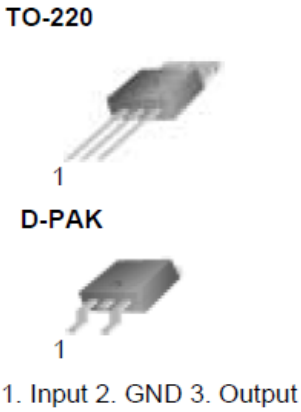
۳) افزایش جریان در را تحلیل کنید.

۴) اگر بخواهیم برای ولتاژ مرجع ADC در یک سیستم یک تنظیم‌کننده انتخاب کنیم کدام نوع بهتر است؟چرا؟

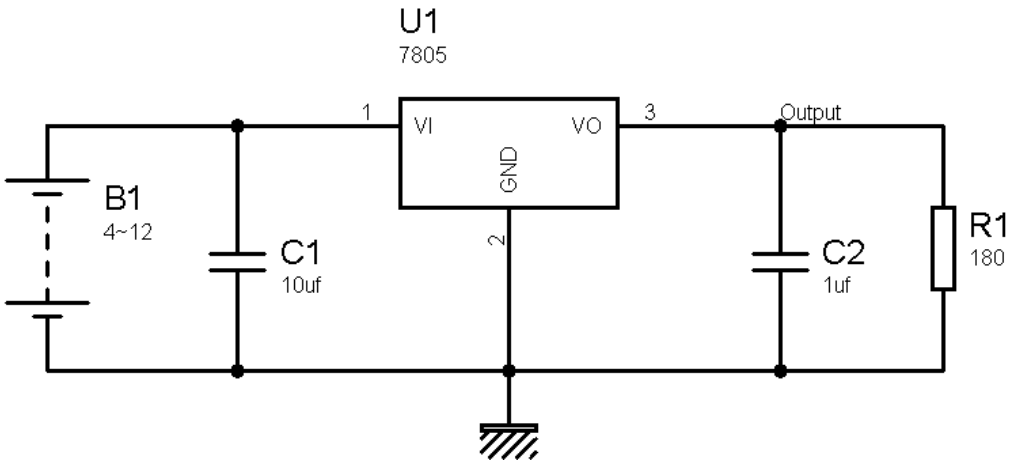
۱-۳-مراحل آزمایش

۱-۳-۱- تنظیم‌کننده خطی ثابت مثبت78xx

۱) مدار تقویت‌کننده **Error! Reference source not found.** را ببندید. آرایش پایه های این تنظیم‌کننده را در شکل ۰-۱ می‌بینید.



شکل۰-۱:آرایش پایه‌های تنظیم‌کننده 7805



شکل۰-۲: تنظیم‌کننده مجتمع سه‌سر مثبت ثابت 7805

۲) طبق جدول ۰-۴ ولتاژ ورودی را تغییر دهید و ولتاژ خروجی را با مولتی‌متر اندازه‌گیری کنید.

جدول۰-۴: اندازه ولتاژ خروجی نسبت به تغییرات ولتاژ ورودی

$V_I[V]$	۴	۶	۸	۱۰	۱۲
$V_O[V]$					

۳) ولتاژ ورودی را روی ۱۲ولت تنظیم کرده و اندازه مقاومت بار را طبق جدول۰-۵ عوض کنید و نتایج را ثبت کنید.

جدول۰-۵: تغییرات ولتاژ خروجی نسبت به تغییر بار

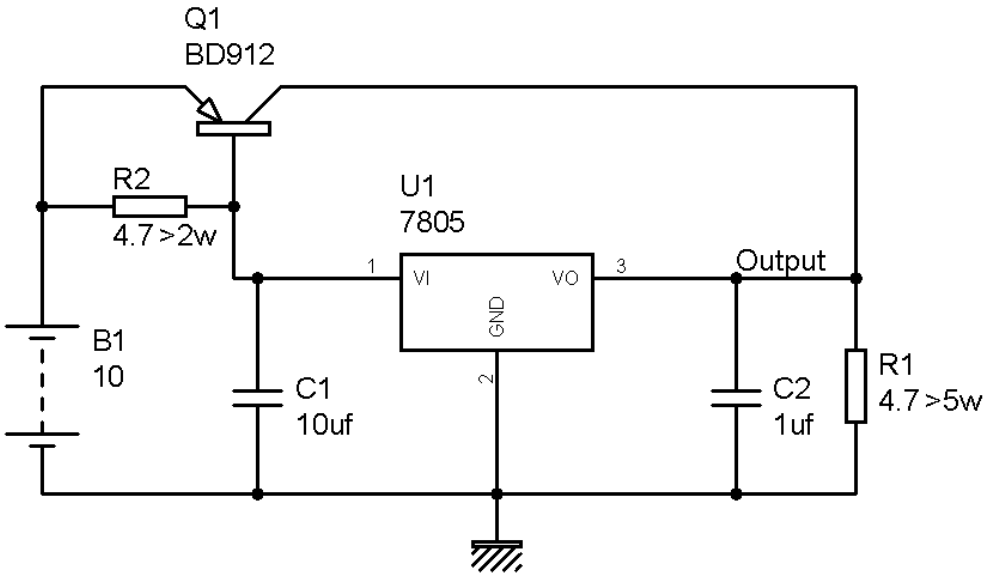
$R_o[\Omega]$	۳۳۰	۱۸۰	۱۰۰	۴۷
$V_o[V]$				

۴) پارامترهای اندازه‌گیری شده در بند ۲ و ۳ معادل کدام یک از مشخصات فنی تنظیم‌کننده می‌باشند؟ دلیل بروز هر دو پدیده را شرح دهید.

۵) آمپرمتر را روی حداکثر مقدار رنج خود (چند آمپر قرار دهید) و بین خروجی تنظیم کننده و زمین قرار دهید.و مقدار خوانده شده را ثبت کنید.

$I_{sc} =$

۶) مدار شکل۰-۳ را ببندید.



شکل۰-۳: مدار تنظیم کننده با افزایش جریان خروجی

۷) ولتاژ خروجی را خیلی سریع اندازه گیری کنید تا عناصر مدار آسیب نبینند.

۸) مقدار جریان بار را حساب کنید. آیا این مقدار از مقدار جریان اتصال کوتاه بیشتر است؟ توضیح دهید.

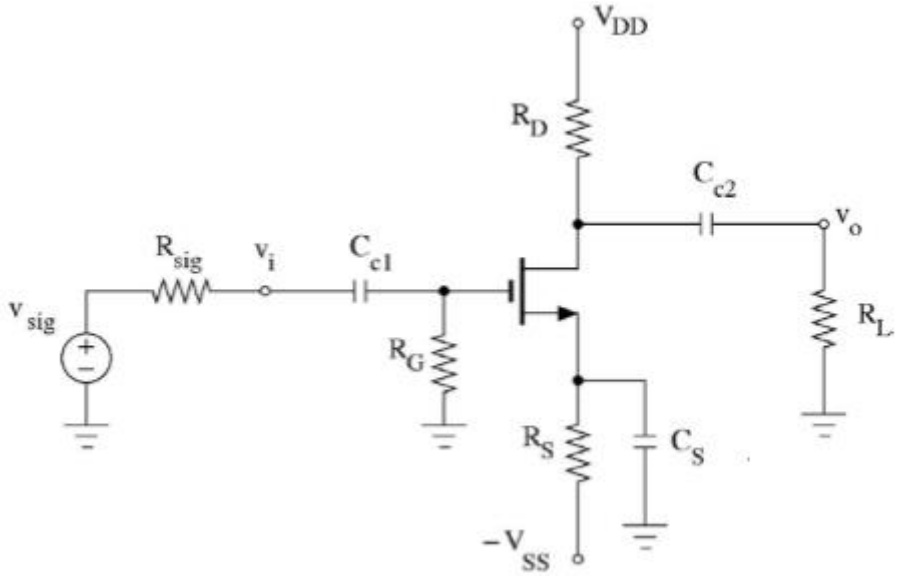
۱-۴-مراجع

[1]Kraig Mitzner "Complete PCB DesignUsing OrCAD Capture and PCB Editor"newness 2009

پاسخ فرکانسی تقویت‌کننده سورس مشترک

۱-۱- مقدمه

تقویت کننده سورس مشترک یک آرایش از سه آرایش یک طبقه پایه از تقویت کننده‌های اثر میدانی است (شکل ۰-۱). این آرایش برای تقویت ولتاژ و یا انتقال امپدانس بکار می‌رود.



شکل ۰-۱ تقویت کننده سورس مشترک

۱-۱-۱- فرکانس قطع پایین تقویت کننده سورس مشترک

تابع تبدیل تقویت کننده سورس مشترک با توجه به شکل ۰-۱ به صورت زیر بدست می‌آید:

$$\frac{V_o}{V_{sig}} = -\frac{R_G}{R_G + R_{sig}} g_m (r_o \parallel R_D \parallel R_L) \times \frac{s}{s+\omega_{p1}} \times \frac{s}{s+\omega_{p2}} \times \frac{s}{s+\omega_{p3}}$$

که در آن:

$$\omega_{p1} = \frac{1}{C_{c1}(R_G + R_{sig})}$$

$$\omega_{p2} \approx \frac{1}{C_s[R_S \parallel [(r_o + R_D \parallel R_L)/(1+g_m r_o)]},$$

$$\omega_{p3} = \frac{1}{C_{c2}(R_D \parallel r_o + R_L)}$$

مراحل یافتن فرکانس قطع پایین به صورت زیر است:

۱- قرار دهید $V_{sig}=0$.

۲- هر خازن را به صورت جداگانه در نظر بگیرید (باقی خازن‌ها اتصال کوتاه).

۳- مقاومت دیده شده از دو سر این خازن را محاسبه کنید.

۴- قطب مربوط به این خازن به صورت زیر بدست می‌آید:

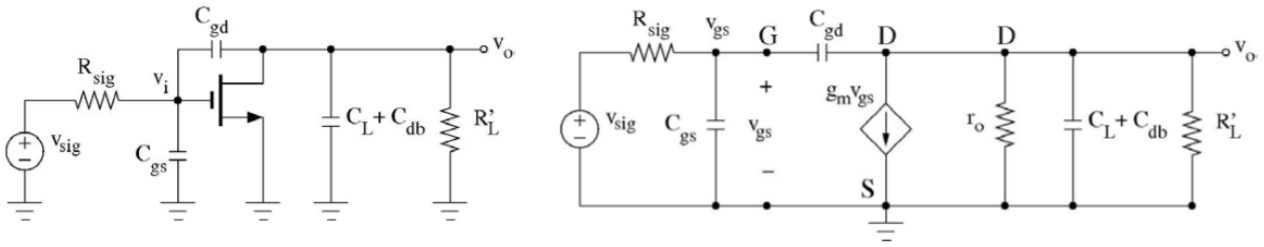
$$f_{pn} = \frac{1}{2\pi R_n C_n}$$

۵- فرکانس قطع پایین از رابطه زیر بدست می‌آید:

$$f_L \approx f_{p1} + f_{p2} + f_{p3} + \ldots$$

۱-۱-۲- فرکانس قطع بالای تقویت کننده سورس مشترک

شکل۰-۲ چپ مدل فرکانس بالای یک تقویت کننده سورس مشترک را نشان می‌دهد. معمولا خازن‌های داخلی ترانزیستور در خارج از آن نمایش داده می‌شود. شکل۰-۲ راست، مدل سیگنال کوچک این تقویت کننده را نشان می‌دهد [1] و [2].



شکل۰-۲: چپ: مدل فرکانس بالای تقویت کننده سورس مشترک، راست: مدل سیگنال کوچک

با حل مدار بالا بدست می‌آید:

$$\frac{v_o}{v_{sig}} = \frac{-g_m(r_o \parallel R'_L)\times(1-sC_{gd}/g_m)}{1+b_1 s+b_2 s^2}$$

$$b_1 = C_{in}R_{sig} + C'_L(r_o \parallel R'_L)$$

$$b_2 = [(C_L + C_{db})(C_{gs}+C_{gd}) + C_{gs}C_{gd}]\times R_{sig}(r_o \parallel R'_L)$$

$$C_{in} = C_{gs} + C_{gd}[1+g_m(r_o \parallel R'_L)]$$

$$C'_L = C_{db} + C_{gd} + C_L$$

با این اطلاعات فرکانس قطع بالا از رابطه زیر بدست می‌آید:

$$\frac{1}{2\pi f_H} = b_1 = C_{in}R_{sig} + C'_L(r_o \parallel R'_L)$$

۱-۲- پیش‌گزارش

۱- مزایا و معایب تقویت کننده سورس مشترک را نسبت به تقویت کننده امیتر مشترک بیان کنید.

۲- برگه اطلاعات ترانزیستور استفاده شده در این آزمایش را مطالعه کرده و تمامی اطلاعات مربوط به عملکرد فرکانسی آن را استخراج نمایید.

۳- در مورد دلیل کوچک بودن پهنای باند در تقویت کننده سورس مشترک تحقیق کنید. برای رفع این مشکل چه راهکارهای مداری پیشنهاد شده است؟

۱-۳- مراحل آزمایش

۱) مدارشکل ۰-۳رابرروییبردبوردببندید.

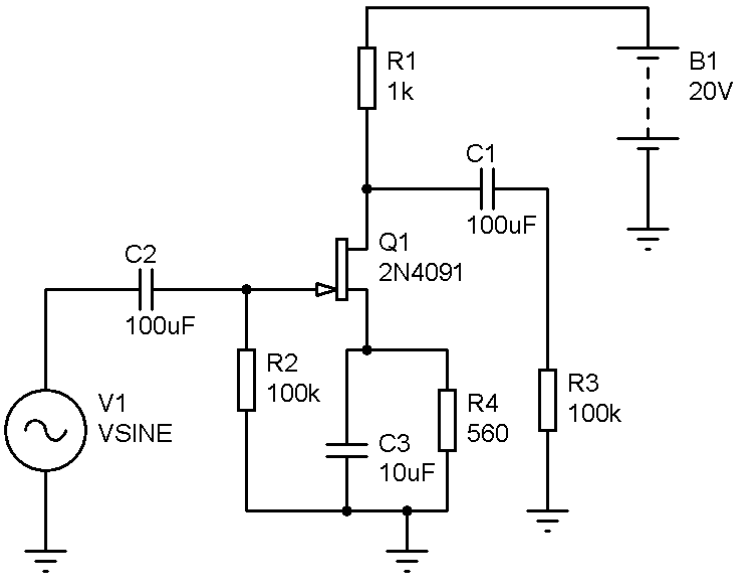
۲) مقادیربهرهباندمیانیرابکمکاسیلوسکوپاندازهبگیرید.

۳) فرکانسورودیرااز۱هرتزتا۳مگاهرتزتغییردهیدوVoرایادداشتنمائید. دامنه ورودی را روی مقداری تنظیم کنید که در فرکانس‌های میانی اعوجاجی در خروجی دیده نشود.

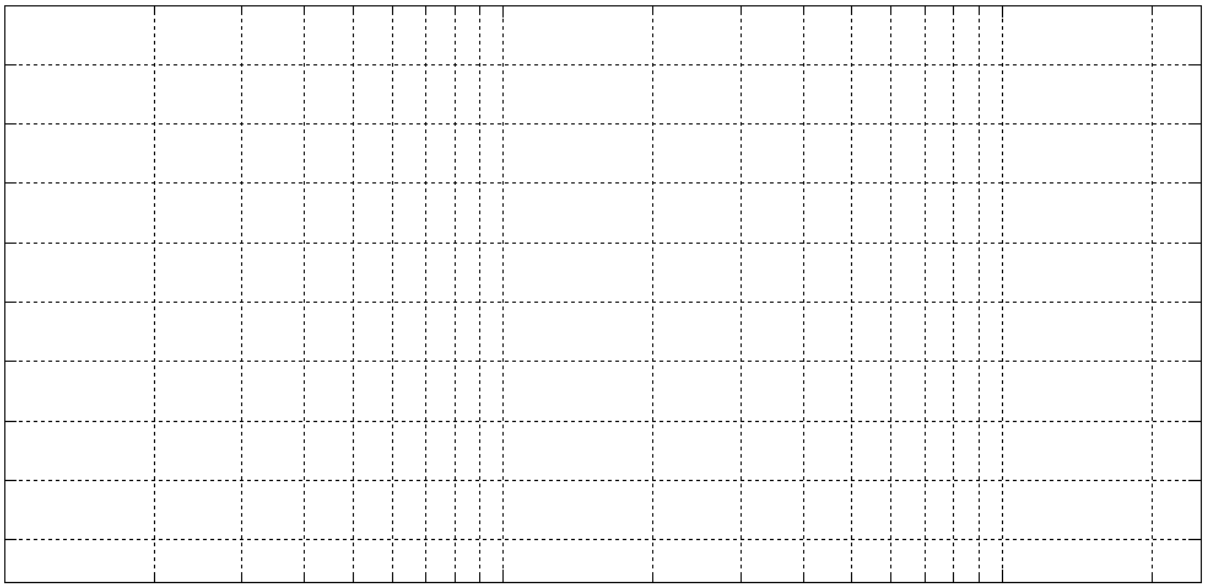
۴) باتوجهبهنتایجبدستآمدهدرمرحلهقبلپاسخفرکانسیمدارراردر محلترسیم ۱۰-رسمکنیدوفرکانسقطعپایینوبالارامشخصنمائید.

۵) مقادیربهرهباندمیانی،فرکانسقطعبالاوپایینرابصورتتئوریمحاسبهکردهوبامقدارعملیوشبیهسازیمقایسهنمائید.

۶) باتوجهبهآزمایشهایانجامشدهبیانکنیدفرکانسقطعپایینوبالایاینمداربهچهپارامترهاییبستگیدارند؟



شکل ۱۰-۳تقویتکنندهسورسمشترکیکطبقه



محلترسیم۰-۱

۱-۴- مراجع

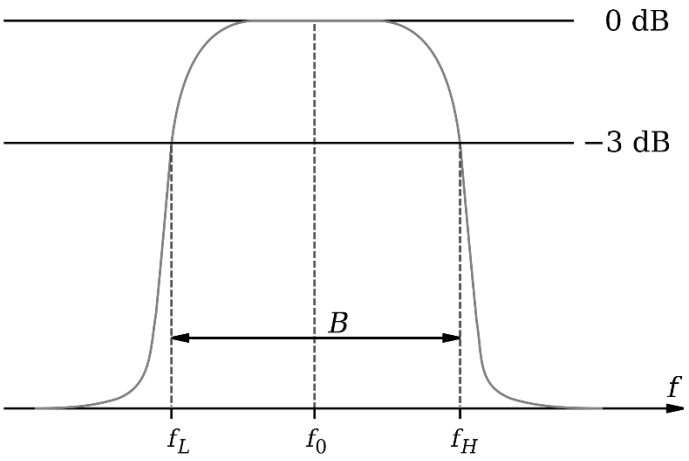
مدارهای میکرو الکترونیک، عادل صدرا، کنت اسمیت[1]

[2] تحلیل و طراحی مدارهای مجتمع قیاسی، پاول ر. گری، رابرت ج. میر

پاسخ فرکانسی تقویت کننده کاسکودBJT

۱-۱- مقدمه

همانطور که می‌دانید در تقویت کننده‌های ترانزیستوری عواملی وجود دارند که عملکرد مدار را در فرکانس‌های مختلف تغییر می‌دهند. این امر باعث می‌شود که عملکرد مدار به سه ناحیه تقسیم گردد. همانطور که شکل۰-۱ نشان می‌دهد در فرکانس‌های کمتر از F_L و بیشتر از F_H بهره بسیار کمی تعلق می-گیرد و بنابراین این دو بخش جزو ناحیه قطع هستند. در ناحیه بین این دو فرکانس بهره تقریبا ثابت است. در تحلیل مقدماتی تقویت کننده‌ها معمولا بهره را به صورت یک عدد مستقل از فرکانس محاسبه می‌کردیم. علت این امر آن است که خازن‌های مختلفی را که در مدار وجود داشتند به نحوی با تقریب حذف می‌کردیم.



شکل۰-۱ فرکانس های قطع 3 dB پایین و بالا در پاسخ فرکانسی یک مدار

در فرکانس‌های پایین خازن‌های درونی اتصال باز و خازن‌های بیرونی تاثیرگذارند. بهره به علت خازن‌های کوپلاژ و بای پس افت می‌کند. فرکانس قطع پایین از فرمول زیر محاسبه می‌شود:

$$\omega_L = \sum_{i=1}^{n} \frac{1}{R_{Si} C_i} \rightarrow F_L = \frac{\omega_L}{2\pi}$$

که در آن n تعداد کل خازن‌های بیرونی و R_{Si} مقاومت دیده شده از دو سر خازن i اُم وقتی سایر خازن‌های بیرونی اتصال کوتاه باشند است.

در فرکانس‌های میانی خازن‌های درونی اتصال باز و خازن‌های بیرونی اتصال کوتاه هستند.

در فرکانس‌های بالا خازن‌های بیرونی اتصال کوتاه و خازن‌های درونی تاثیرگذارند. بهره به علت خازن‌های درونی در ترانزیستور افت می‌کند. فرکانس قطع بالا از فرمول زیر محاسبه می‌شود:

$$\omega_H = \sum_{i=1}^{n} \frac{1}{R_{Oi}C_i} \rightarrow F_H = \frac{\omega_H}{2\pi}$$

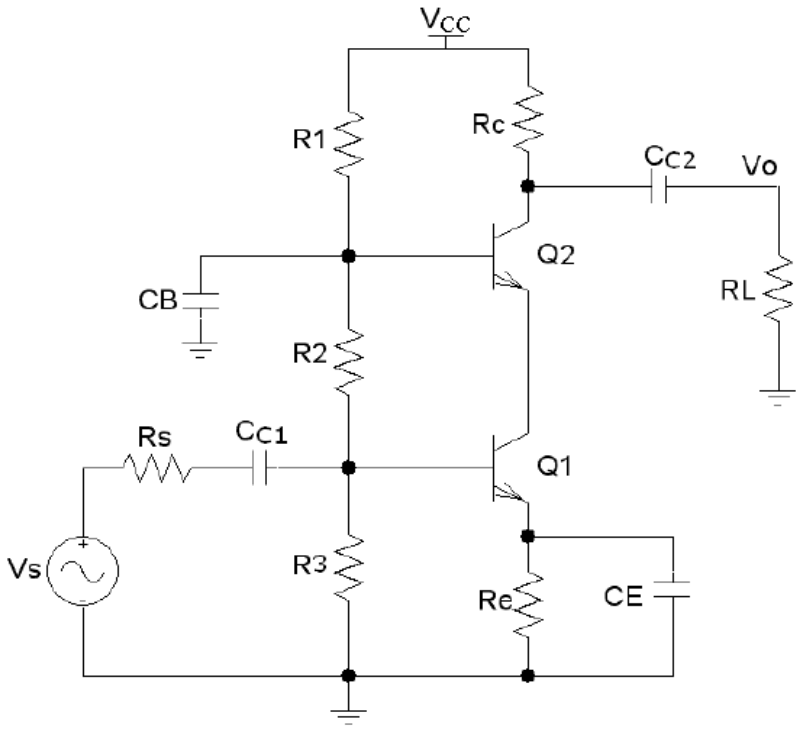
که در آن n تعداد کل خازن‌های درونی و R_{Oi} مقاومت دیده شدهاز دو سر مقاومت i اُم است وقتی سایر خازن‌های درونی اتصال باز باشند. فاصله بین دو فرکانس قطع بالا و پایین پهنای باند تقویت کننده نام دارد:

$$BW = F_H - F_L$$

۱-۱-۱-تقویت کننده کاسکود

آرایش کاسکود یک آرایش چند ترانزیستوری است که در کاربردهای فرکانس بالا مفید می‌باشد. همانطور که در آمده این آرایش شامل یک طبقه امیتر مشترک است که یک طبقه بیس مشترک را تحریک می‌کند. در شکل۲-۰ مقاومت باری که Q1 می‌بیند همان r_π مقاومت ورودی ترانزیستور Q2 است. اساسا ترانزیستور Q2 به عنوان ترانسفورماتور امپدانس عمل می‌کندکه سیگنال جریان را کاملا از بار بور می‌دهد و مقاومت بار کوچکی برای ترانزیستور تقویت کننده Q1 بوجود می‌آورد [1].

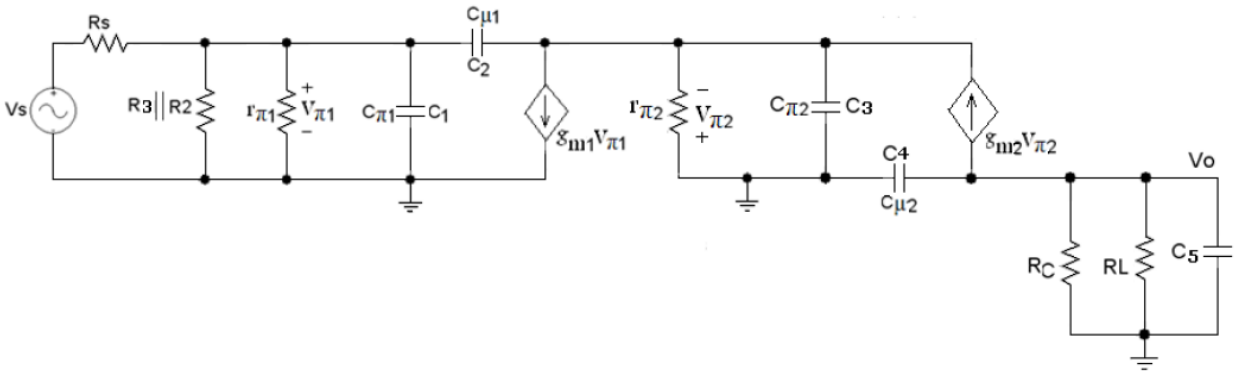
بهره ولتاژ Q1 برابر واحد خواهد بود. بنابراین تاثیر میلر بر Q1 حتی برای مقادیر بزرگ R_L کمینه است. از آنجایی که طبقه بیس مشترک پهنای باند بزرگی دارد عملکرد فرکانس بالای مدار کاسکود در مقایسه با یک طبقه امیتر مشترک ساده خصوصا برای R_L بزرگ خوب است.امپدانس خروجی بزرگ کاسکود مشخصه دیگر آن است که در طراحی مفید واقع می‌شود. مقاومت خروجی کاسکود تقریبا β برابر مقاومت خروجی یک طبقه امیتر مشترک است [2].



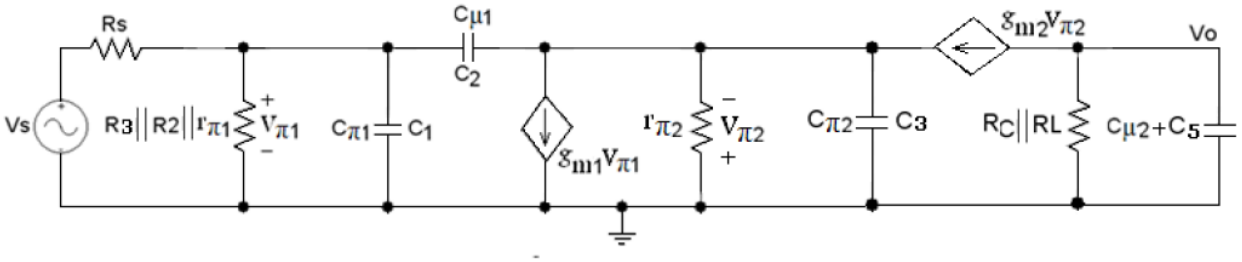
شکل۰-۲: تقویت کننده کاسکود

۱-۱-۲- محاسبه فرکانس قطع بالا

در شکل۰-۳ خازن C5 مجموع خازن بار و خازن مربوط به پروب اسکوپ زمانی که روی ضریب ۱۰ گذاشته شده می‌باشد. با کمی ساده تر کردن این شکل، به مدار شکل۰-۵ می‌رسیم. با استفاده از این مدار و رابطه F_L در قسمت ۱-۱- می‌توان فرکانس قطع بالا را محاسبه کرد [3].



شکل۰-۳



شکل۰-۴

۱-۲- پیش‌گزارش

۱- مدارشکل۰-۵رادر نظر بگیرید. با توجه به پارامترهای زیر، مقدار بهره ولتاژ و فرکانس قطع بالا را به صورت تئوری بدست آورید:

Q=BC107

β=200

$$C_1 = C_\pi = C_{be} = 11.5\,pF$$

$C_2 = C_\mu = C_{bc} = 5.38\,pF$

$C_3 = 100\,pF + \begin{cases} 16\,pF & \rightarrow \times 10 \\ 95\,pF & \rightarrow \times 1 \end{cases}$

$A_{VS} = \frac{V_O}{V_S}$

۲- برای چند کاربرد با فرکانس‌های کاری متفاوت، ترانزیستورهای BJT مناسبی یافته و مشخصات فرکانسی (منحنی، فرکانس‌های قطع و یا کاری، خازن‌های داخلی و ...) آنها را از برگه اطلاعات آنها استخراج و گزارش کنید.

۳- چه روش‌هایی برای تغییر در مشخصات فرکانسی یک تقویت کننده وجود دارد؟

۱-۳- مراحل آزمایش

۱) مدارشکل۰-۵رابرروییبردبوردببندید. مشخصات مدار عبارتند از:

Q=BC107

β=200

$$C_1 = C_\pi = C_{be} = 11.5\,pF$$

$$C_2 = C_\mu = C_{bc} = 5.38\,pF$$

$$C_3 = 100\,pF + \begin{cases} 16\,pF & \rightarrow \times 10 \\ 95\,pF & \rightarrow \times 1 \end{cases}$$

$$A_{VS} = \frac{V_O}{V_S}$$

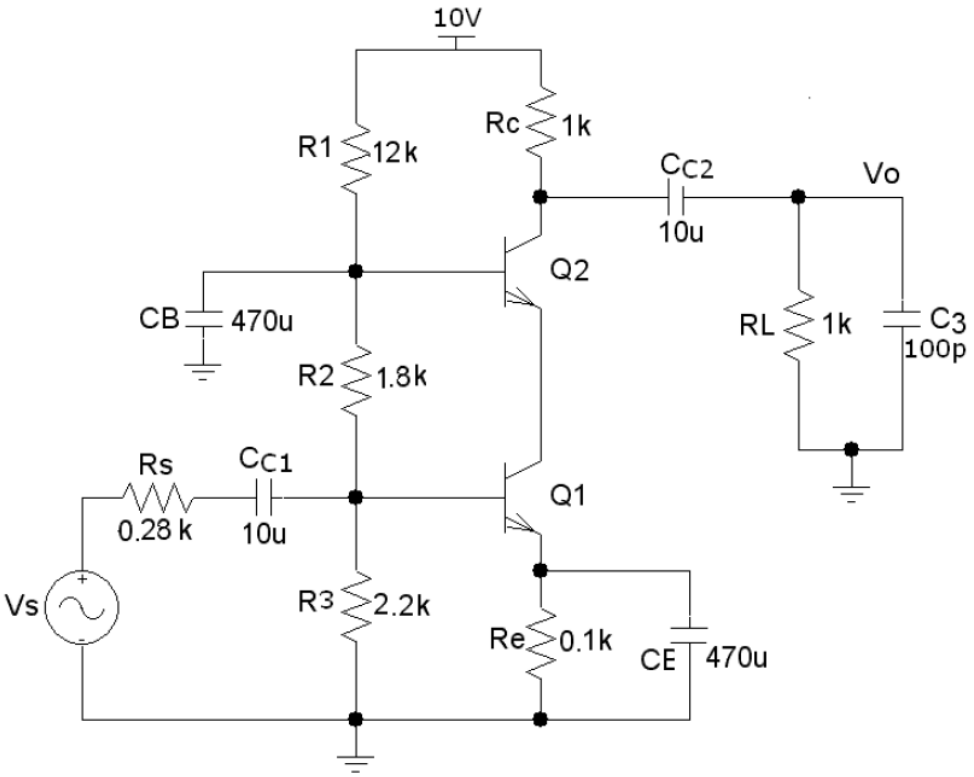
۲) یک سیگنال سینوسی با فرکانس 10 kHz و دامنه در حدی که خروجی تقویت کننده اعوجاج نداشته باشد به ورودی مدار وصل کنید، سپس جدول۱-۰ را کامل کنید. برای اندازه گیری فرکانس قطع بالا، دامنه ورودی را ثابت کرده، فرکانس ورودی را آنقدر افزایش دهید که دامنه خروجی 0.7 مقدار اندازه گیری شده در فرکانس 10 kHz گردد. فرکانس بدست آمده فرکانس قطع بالا می‌باشد. برای فرکانس قطع پایین نیز به همین ترتیب برای فرکانس‌های پایین اندازه گیری را انجام دهید. در چند فرکانس دلخواه مقادیر بهره را یادداشت نمایید.

۳) با استفاده از مقادیر بدست آمده در بند قبل، پاسخ فرکانسی تقویت کننده را در محلترسیم۱-۰ رسم کنید.

۴) با مقایسه کامل مدار کاسکود با مدارهای امیتر مشترک و بیس مشترک مزایا و معایب این مدار را کامل شرح دهید.

۵) وظیفه خازن C_B چیست؟

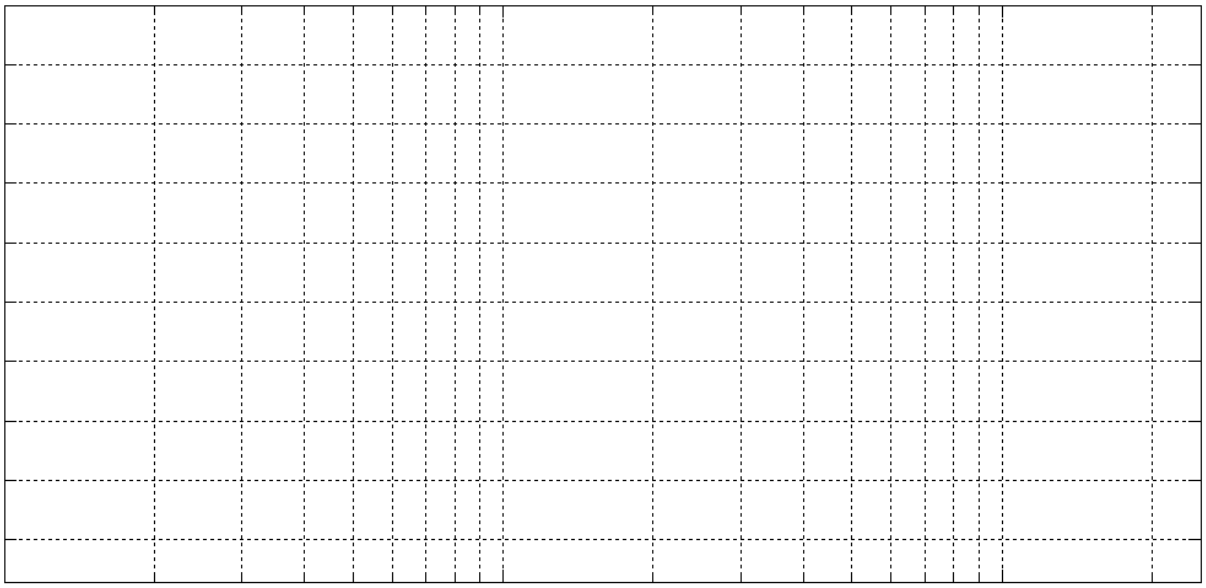
۶) با تغییر مقاومت بار از 1K به 100 K تغییر در فرکانس قطع بالا را بررسی نمایید.



شکل۰-۵

جدول۰-۱

β	V_{CEQ}	I_{CQ}	V_S (× 1)	V_O (× 1)	$A_{VS} = \frac{V_O}{V_S}$	F_L (× 10)	F_H (× 10)



محلترسیم۰-۱

۱-۴- مراجع

مدارهای میکرو الکترونیک، عادل صدرا، کنت اسمیت[1]

تحلیل و طراحی مدارهای مجتمع قیاسی، پاول ر. گری، رابرت ج. میر[2]

دستور کار آزمایشگاه الکترونیک ۳، حسین شمسی، سمیه میری، دانشگاه صنعتی خواجه نصیر طوسی، تابستان ۸۹.[3]

آزمایش ۱۴

تحلیل فرکانسی تقویت کننده عملیاتی

۱-۱- مقدمه

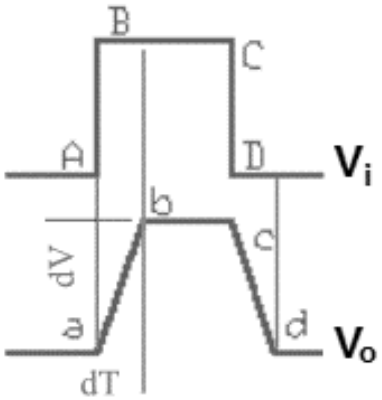
از پارامترهای مهمی که در هر مدار آپ امپی وجود دارد پهنای باند آپ امپ، پاسخ فرکانسی آن و حد تغییرات سرعت در خروجی (Slew Rate) می‌باشد. دانستن این اطلاعات در طراحی مدار و پیش بینی عملکرد آن از اهمیت بالایی برخوردار است.

۱-۱-۱- سرعت چرخش

میزان تغییرات دامنه خروجی در واحد زمان را سرعت چرخش (Slew Rate) گویند. این کمیت برای تغییرات سیگنال با دامنه بزرگ اهمیت فراوان دارد و طبق رابطه زیر محاسبه می‌شود:

$$S.R = \frac{\Delta V_o}{\Delta t}$$

در واقع اگر در ورودی یک تغییر پله داشته باشیم این کمیت بیان می‌کند که سرعت پاسخ دهی به این پله در خروجی چقدر است.



شکل۰-۱: تغییرات خروجی در واحد زمان (Slew Rate)

سرعت تغییر ولتاژ خروجی تقویت کننده عملیاتی محدود است. هنگامی که در ولتاژ ورودی تغییرات شدید داشته باشیم، خروجی نمی‌تواند تغییرات شدید را دنبال کند، بلکه افزایش ولتاژ خروجی با شیب معینی صورت می‌گیرد.

سرعت چرخش آپ امپ را با استفاده از موج سینوسی و همچنین موج مربعی اندازه گیری کرد.

- در سیگنال سینوسی سرعت چرخش برابر است با:

$$S.R = f_{max}\pi V_p$$

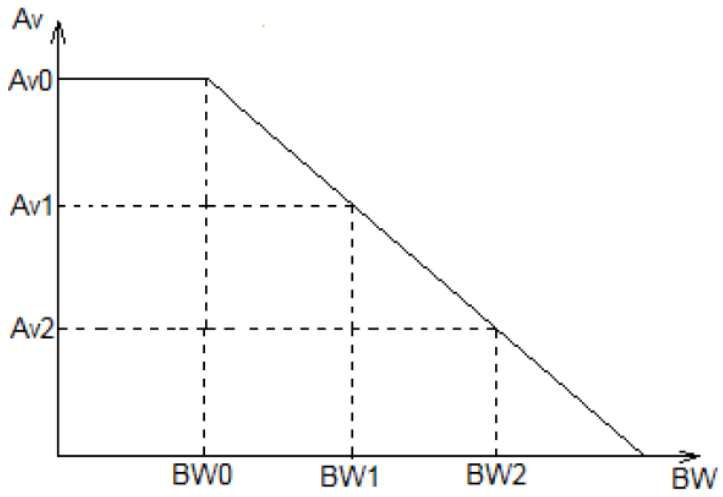
که در آن f_{max} حداکثر فرکانس بدون اعوجاج و V_p دامنه شکل موج سینوسی می‌باشد

- در سیگنال مربعی سرعت چرخش آپ امپ را در گین واحد و با استفاده از شکل ۰-۱ می‌توان تعیین نمود [1] و [2].

۱-۱-۲- پهنای باند

همانطور که می‌دانیم تنها در مدارات دیجیتالی یا مقایسه کننده‌ها است که از آپ امپ به صورت حلقه باز استفاده می‌کنیم و در مدارات آنالوگ از آپ امپ به همراه فیدبک استفاده می‌شود. از طرفی فیدبک باعث می‌شود که مشخصه فرکانسی حلقه بسته مدار تغییر کند که این تغییر در طراحی و تحلیل مدار بسیار مهم است و باید لحاظ گردد. قرار دادن فیدبک باعث می‌شود که پهنای حلقه بسته مدار افزایش یابد. بهره ولتاژ و پهنای باند نسبت به هم رابطه عکس داشته و حاصلضرب آنها مقداری ثابت است:

$$A_{V1} \times BW_1 = A_{V2} \times BW_2$$



شکل۰-۲: رابطه بین پهنای باند و بهره

۱-۲- پیش‌گزارش

۱- با انجام یک جستجو، برای چند کاربرد عملی، مقادیر مناسب Slew Rate و پهنای باند را تعیین کنید و برای هر مقدار یک تقویت کننده عملیاتی مناسب پیشنهاد کنید.

۲- با داشتن یک تقویت کننده عملیاتی مشخص، آیا روشی برای تغییر در پهنای باند (افزایش یا کاهش) و همچنین Slew Rate آن وجود دارد؟ این روش‌ها را شرح دهید.

۳- دلیل اینکه تقویت کننده‌های عملیاتی به طور کلی مدارهای سریعی نیستند چیست؟

۱-۳- مراحل آزمایش

۱-۳-۱- محاسبه سرعت چرخش

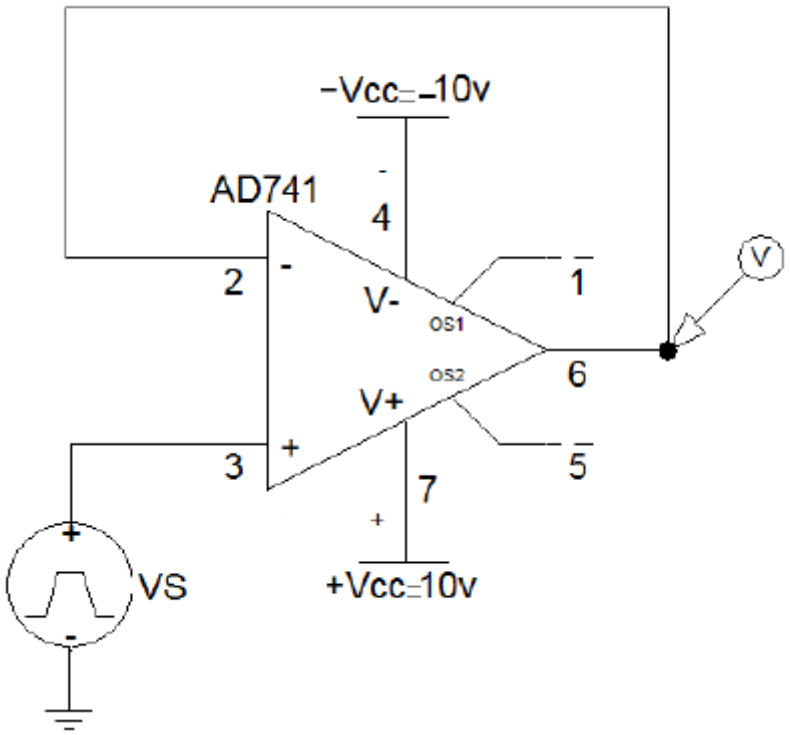
۱) مدار شکل۰-۳را بسته یک موج مربعی با دامنه ۱ ولت و فرکانس 1 kHz به ورودی مدار وصل نمایید.

۲) شکل موج ورودی و خروجی را در محلترسیم۰-۱ رسم نمایید.

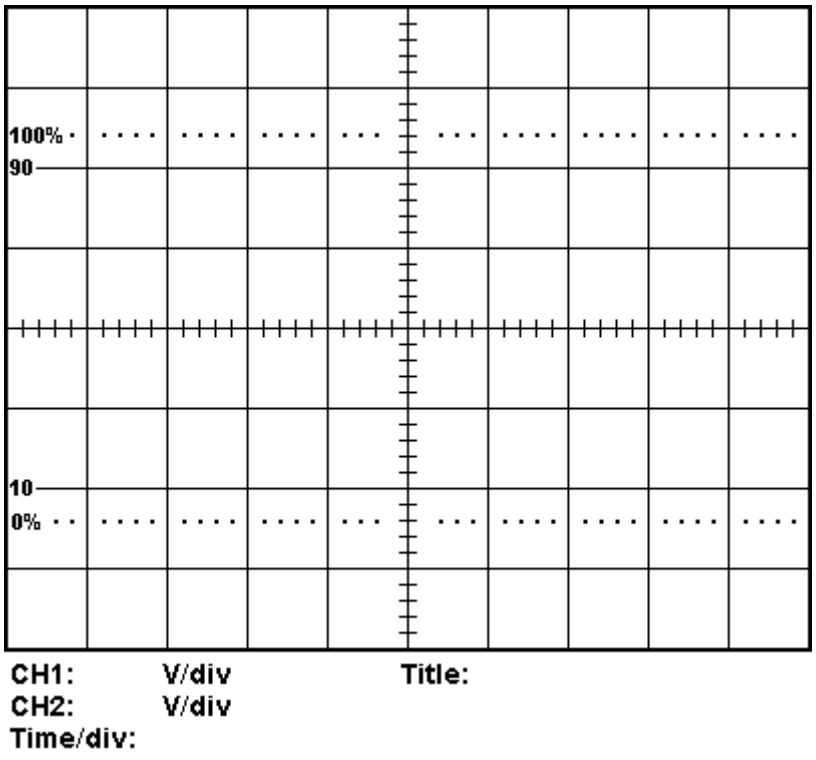
۳) مقدار Slew Rate را بر حسب ولت بر میکرو ثانیه محاسبه نمایید.

۴) مقدار بدست آمده را با مقدار داده شده در Datasheet مقایسه نمایید.

۵) موج مربعی را به سینوسی تبدیل کرده و دوباره Slew Rate را محاسبه کنید. نتیجه را با نتیجه حاصل از ورودی مربعی مقایسه نمایید.



شکل۰-۳: مدار برای اندازه گیری Slew Rate



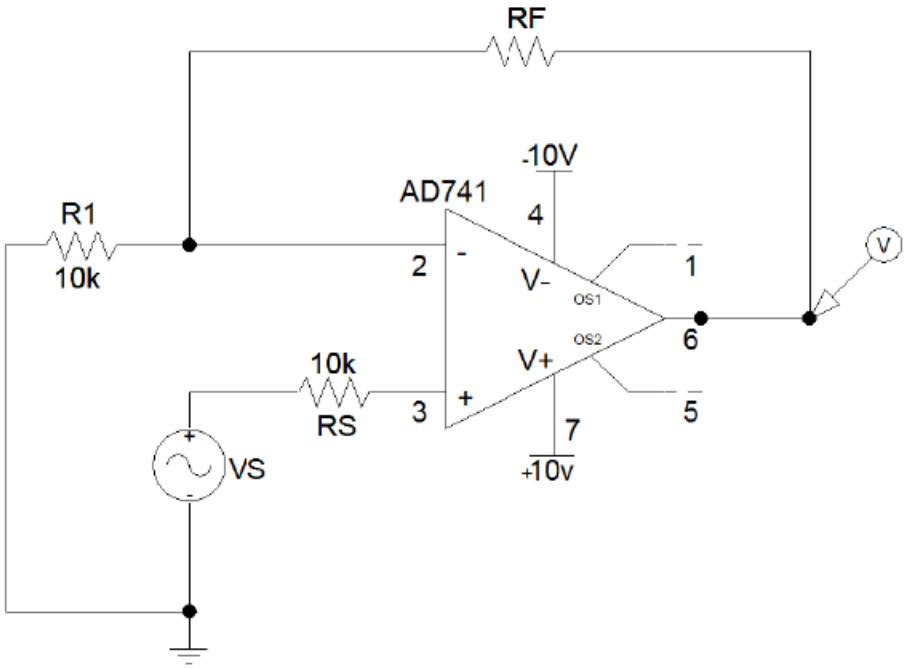
محلترسیم۰-۱

۱-۳-۲- محاسبه بهره بر حسب پهنای باند

۱) مدار شکل۰-۴ را بسته، یک موج سینوسی با فرکانس 1 kHz و دامنه به میزانی که اعوجاجی در خروجی دیده نشود به ورودی وصل نمایید و سپس جدول۰-۱ را کامل کنید.

۲) با بررسی نتایج فوق رابطه بین پهنای باند و بهره ولتاژ به چه صورت است؟

۳) مقاومت Rs به چه منظور می‌باشد؟



شکل۰-۴: مدار برای بررسی رابطه بین بهره و پهنای باند.

جدول۰-۱

		عملی				
A_v	R_F	V_S	V_O	A_v	BW	$A_V \times BW$

۱-۴- مراجع

[1] کنتکارلساسمیت،عادلصدرا،محموددیانی ((مترجم)) :مدارهایمیکروالکترونیک (پدیدآورنده

[2]دستور کار آزمایشگاه الکترونیک ۳، حسین شمسی، سمیه میری، دانشگاه صنعتی خواجه نصیر طوسی، تابستان ۸۹.